Pomante Luigi

Curriculum Vitae (aggiornato al 15/03/2025)

Sommario

Curriculum Vitae (aggiornato al 15/03/2025) 1
Informazioni generali 2
Titoli di studio 2
Posizioni ricoperte 2
Attività didattiche 3
Attività gestionali e di servizio 5
Attività scientifica 6
Altre attività 14
Pubblicazioni 15
Riconoscimenti 26

INFORMAZIONI GENERALI

Data e luogo di nascita: 01/10/1972, Giulianova (TE)
Nazionalità: italiana
Contatti: luigi@pomante.net
Web: www.pomante.net

TITOLI DI STUDIO

2002 (A.A. 2000/2001)

Dottorato di Ricerca in Ingegneria Informatica e Automatica (Molto buono)

- *Politecnico di Milano (Dipartimento di Elettronica e Informazione, DEI)*

Titolo della tesi: *"System-Level Co-Design of Heterogeneous Multiprocessor Embedded Systems"*

Supervisore: Prof.ssa Donatella Sciuto

1999 (A.A. 1998/1999)

Master in Information Technology (100/100 L)

(dal 2002 Master di IIº Livello del Politecnico di Milano)

- *Centro di Eccellenza per Ricerca e Formazione del Politecnico di Milano (CEFRIEL - Area Electronic Design Automation, EDA)*

Titolo della tesi: *"Co-Simulazione HW/SW a livello di sistema"*

Supervisore: Prof. Fabio Salice

1998 (A.A. 1996/1997)

Laurea in Ingegneria Informatica e Automatica (83/100)

Indirizzo/Orientamento**:** Applicazioni e Sistemi Informatici/Sistemi di Elaborazione

- *Politecnico di Milano (DEI)*

Titolo della tesi: *"La qualità dei dispositivi con proprietà di autodiagnosi: una metodologia di valutazione innovativa"*

Relatrice: Prof.ssa Donatella Sciuto

1991 (A.A. 1990/1991)

Diploma di Maturità Tecnica in Informatica Industriale (58/60)

- *I.T.I.S. "G. e M. Montani", Fermo (AP)*

POSIZIONI RICOPERTE

da ottobre 2022

Ricercatore a Tempo Determinato (Tipo B – Gelmini)

- *Università degli Studi dell'Aquila*
  - *Dipartimento di Ingegneria e Scienze dell'Informazione e Matematica (DISIM)*

da dicembre 2020 a settembre 2022

Assegno di ricerca

- *Università degli Studi dell'Aquila - DISIM*

da novembre 2015 a ottobre 2020

Ricercatore a Tempo Determinato (Tipo A – Gelmini)

- *Università degli Studi dell'Aquila – DISIM*

da marzo 2015 a ottobre 2015

Assegno di ricerca

- *Università degli Studi dell'Aquila - DISIM*

da novembre 2008 a gennaio 2015

Ricercatore a Tempo Determinato (Moratti)

- *Università degli Studi dell'Aquila – Facoltà di Ingegneria*
  - *Centro di Eccellenza per la Ricerca DEWS*
    - *Design Methodologies for Embedded controllers, Wireless interconnect and System-on-chip*

da maggio 2008 a ottobre 2008

Assegno di ricerca

- *Università degli Studi dell'Aquila - DEWS*

dal 1999 al 2013

Consulente per ricerca, sviluppo e innovazione

- gennaio 2006 - dicembre 2013: *WEST Aquila S.r.l.*
  - *Wireless Embedded Systems Technologies c/o Università degli Studi dell'Aquila*
- gennaio 2006 - aprile 2008: *Università degli Studi dell'Aquila - DEWS*
- luglio - dicembre 2005: *Università degli Studi dell'Aquila - Facoltà di Ingegneria*
  - *Dipartimento di Ingegneria Elettrica e dell'Informazione (DIEI)*
- luglio 1999 - giugno 2005: *CEFRIEL*

ATTIVITÀ DIDATTICHE

DOCENZE PRESSO UNIVERSITÀ

A.A. 2023-2024

Sistemi Operativi

CDL Ingegneria Informazione, Università degli Studi dell'Aquila

A.A. 2018-2019

Electronic System-Level HW/SW Co-Design (erogato in inglese)

Corso di Dottorato in ICT, Università degli Studi dell'Aquila

da A.A. 2014-2015 (11 edizioni)

Embedded Systems (erogato in inglese) – *Titolare*

Vari CDL, Università degli Studi dell'Aquila

da A.A. 2012-2013 a A.A. 2013-2014 (2 edizioni)

Sistemi Embedded – *Titolare*

Vari CDL, Università degli Studi dell'Aquila

da A.A. 2008-2009 a A.A. 2011-2012 (4 edizioni)

Sistemi Embedded – *Co-Titolare*

Vari CDL, Università degli Studi dell'Aquila

A.A. 2007-2008

Sistemi Embedded, Networked Embedded Systems, Middleware

(Co-Titolare di tre moduli didattici)

Master in "Tecnologie, Applicazioni e Servizi in Reti Radio Eterogenee"
(Master di IIº livello dell'Università degli Studi dell'Aquila)

da A.A. 2005-2006 a A.A. 2014-2015

Seminari didattici su *Wireless Sensor Networks*

Vari CDL e Master, Università degli Studi dell'Aquila

da A.A. 2003-2004 a A.A. 2004-2005 (2 edizioni)

Informatica B – *Titolare*

CDL in Ing. Elettrica, Politecnico di Milano

Informatica Industriale – *Titolare*

Vari CDL, Politecnico di Milano

A.A. 2000-2001

Architetture dei Calcolatori e Sistemi Operativi - *Docente*

Master in Convergenza e Società dell'Informazione, Politecnico di Milano (Poliedra)

Master in Convergenza e Società dell'Informazione (Modalità FAD), Politecnico di Milano (METID-Poliedra)

da A.A. 1999-2000 a A.A. 2003-2004

Informatica 1, 2, A, B e Fondamenti - *Esercitatore*

Sistemi Operativi 1 e 2 - *Esercitatore*

Calcolatori Elettronici – *Esercitatore*

Informatica Industriale - *Esercitatore*

Vari CDL, Politecnico di Milano

A.A. 1998-1999

Fondamenti di Informatica - *Tutor*

Vari CDL, Politecnico di Milano

DOCENZE PRESSO IL CEFRIEL

NELL'AMBITO DEL MASTER DI IIº LIVELLO IN INFORMATION TECHNOLOGY

da 2003 a 2005

Progettazione VLSI: Introduzione al SystemC - *Docente*

da 2001 a 2003

Il sistema operativo UNIX - *Docente*

da 1999 a 2001

Architettura dei Calcolatori e Sistemi Operativi - *Docente*

DOCENZE PRESSO CORSI DI FORMAZIONE FSE/IFTS

da 1999 a 2002

Architettura dei Calcolatori e Sistemi Operativi – *Docente*

Presso EMIT (Milano) e *Fondazione Clerici (Abbiategrasso, MI)*

DOCENZE PRESSO CORSI DI FORMAZIONE INDUSTRIALE

2018

Embedded Linux

Tekne S.r.l – Ortona (CH)

2014/2015

Sistemi Embedded

Corsi di formazione abbinati alle di borse ricerca ERBOR AQ (Università degli Studi dell'Aquila)

2014

Architetture avanzate di elaborazione

Thales Italia , Chieti Scalo (CH)

2007

Operatore EDP - *Docente*

SDI S.r.l., Giulianova (TE)

2005

Introduzione ai Sistemi CAD - *Docente*

Sviluppo Italia Abruzzo (Modalità FAD), Mosciano S. Angelo (TE)

2004

Introduzione ai Sistemi Operativi e Linux - *Docente*

Asystel S.p.A.(Milano)

Siemens S.p.A (Milano)

2002-2003

Programmazione in C++ - *Docente*
Siemens S.p.A (Milano).
Ciaolab S.p.A. (Milano)

TRADUZIONE DI TESTI DIDATTICI

2005

Traduzione dall'inglese, per la versione italiana, di alcuni capitoli del libro "Operating Systems – Third Edition (2004), International Edition, Deitel-Choffness, Pearson Prentice Hall".

SUPERVISIONE DI TESI E TIROCINI

dal 1999

Attività di *tutoring* e (co)relatore di tesi di laurea e dottorato di studenti del Politecnico di Milano, del Centro CEFRIEL, e dell'Università degli Studi dell'Aquila. Ad oggi:

- Co-Relatore di 35 tesi di laurea
- Relatore di 80 tesi di laurea
- Tutore di 10 tesi di master di secondo livello
- Tutore Universitario P.O.F.S.E. Abruzzo 2007/2013
- Tutore Universitario ERBOR AQ

ATTIVITÀ GESTIONALI E DI SERVIZIO

RUOLI ISTITUZIONALI

dal 2024

Membro del Gruppo Assicurazione Qualità per il CDL Ing delle Telecomunicazioni
Università degli Studi dell'Aquila

dal 2024

Membro del Collegio per il Dottorato di Ricerca in *Information and Communication Technology* (ICT) del DISIM
Università degli Studi dell'Aquila

dal 2023

Membro della Commissione Orari del DISIM
Università degli Studi dell'Aquila

dal 2020

Commissario per la supervisione dei Test CISIA
Università degli Studi dell'Aquila

dal 2019

Membro del Consiglio Direttivo del Centro di Eccellenza DEWS
Università degli Studi dell'Aquila

dal 2012

Membro del Consiglio di Area Didattica del DISIM (Vari CDL)
Università degli Studi dell'Aquila

2012-2014

Membro della Commissione e del Collegio per il Dottorato di Ricerca in *Information and Communication Technology* (ICT) del DISIM
Università degli Studi dell'Aquila

dal 2010

Organizzazione di corsi professionalizzanti e seminari

Università degli Studi dell'Aquila

1999-2005

Supporto alle attività di organizzazione e gestione delle selezioni per l'ammissione al *Master in Information Technology* (dal 2002 Master di IIº Livello del Politecnico di Milano) del Centro CEFRIEL.

COMMISSIONI DI CONCORSO

dal 2008

Membro delle commissioni per la procedura selettiva di:

- 8 assegni di ricerca
- 50 borse per attività di ricerca
- 5 collaborazioni professionali per attività di ricerca

ATTIVITÀ SCIENTIFICA

RICERCA SCIENTIFICA

Sono (co)autore di circa 200 pubblicazioni scientifiche, di cui 33 su riviste scientifiche internazionali *peer-reviewed*. Nel seguito si fa esplicito riferimento alle pubblicazioni più significative mentre la lista completa delle stesse è riportata nella sezione *Pubblicazioni*.

La mia attività di produzione scientifica dal 1998 ad oggi si è sviluppata prevalentemente nell'ambito delle metodologie di progettazione a livello di sistema (HW/SW) di sistemi dedicati (in particolare di tipo *embedded*), con particolare riferimento alle implementazioni basate su architetture parallele. L'attività ha considerato anche le problematiche relative ai sistemi *real-time* e a criticità mista, alle metodologie per l'analisi e lo sviluppo a livello di sistema dei sistemi digitali affidabili (in particolare rispetto alle proprietà di autodiagnosi e rilevamento dei guasti), alla definizione e lo sviluppo di piattaforme e *middleware* per reti di sensori *wireless*.

Progettazione HW/SW concorrente di sistemi dedicati paralleli eterogenei

L'attività di ricerca, iniziata come attività di master e poi svolta principalmente come tema maggiore di dottorato, riguarda principalmente l'analisi e lo sviluppo di modelli, metodologie e strumenti SW volti alla specifica, validazione, analisi e sintesi di sistemi dedicati (in particolare di tipo *embedded*). Lo studio di tali problematiche e lo sviluppo di soluzioni atte a risolverne i principali aspetti hanno mirato alla messa a punto di strumenti di supporto alla progettazione, orientati ai livelli più alti del flusso di progetto. L'interesse è stato inizialmente rivolto a sistemi dedicati monoprocessore, focalizzandosi sulla co-simulazione HW/SW a livello di sistema. In seguito, l'attività è proseguita con l'obiettivo di estendere il flusso di progetto preesistente ai sistemi dedicati multiprocessore eterogenei e prosegue tuttora con l'obiettivo di considerare varie tipologie di architetture parallele [BK.1][JR.10][JR.12][JR.18]. I principali risultati ottenuti sono relativi a tutti i passi del flusso:

- Specifiche di sistema [BK.2][IC.14][IC.15]
- Analisi delle caratteristiche e stima delle prestazioni [IC.3][JR.5][JR.23][IC.71]
- Partizionamento ed esplorazione dello spazio di progetto [JR.4][JR.8][JR.9]
- Co-simulazione HW/SW [JR.1][IC.73]

Inoltre, l'attività di ricerca, ha anche affrontato il problema della rilevazione degli errori a livello di sistema in modo concorrente all'esecuzione delle funzionalità principali. Nel caso in cui si tratti di applicazioni critiche, come ad esempio i sistemi di controllo, la rilevazione dell'errore in modo concorrente è l'unica soluzione praticabile. Per questioni che riguardano sia la rapidità con cui un prodotto deve essere realizzato che la complessità dei dispositivi stessi, le metodologie di progetto si sono elevate al livello di sistema dove gli aspetti relativi all'affidabilità del sistema sono tipicamente trascurati e demandati ai livelli inferiori. Siccome l'inserimento e l'utilizzo di strategie di verifica concorrente impattano sia sulle prestazioni sia sulla realizzazione è stato obiettivo principale di questa attività proporre una soluzione a questo problema tenendo conto che anche l'affidabilità del sistema

può essere un vincolo di progetto. I principali risultati ottenuti riguardano un insieme di metriche e metodologie tramite le quali è stato possibile delineare un flusso di progettazione concorrente HW/SW orientato all'affidabilità [JR.2][IC.16][IC.17].

Infine, l'attività si è concentrata nel contesto di diversi progetti di ricerca europei ([JR.13][JR.16][JR.28]) ed ha cominciato ad affrontare le problematiche relative alla "monitorabilità" dei sistemi embedded [JR.15][JR.27], ai sistemi real-time [IC.69] e/o a criticità mista , sia multi-core (tramite le tecnologie degli *hypervisor*) [JR.19][IC.84] sia basati su *network-on-chip* [JR.17], e alla riconfigurabilità a run-time [JR.21]. Infine, l'attività di ricerca ha affrontato anche il problema dello sviluppo di metodologie e strumenti per l'analisi e la definizione di architetture HW/SW dedicate all'esecuzione di DBMS [JR.6].

Analisi della qualità di dispositivi con proprietà di autodiagnosi

L'attività di ricerca, iniziata nell'ambito della tesi di laurea, ha proposto una cifra di merito innovativa per la valutazione della qualità di dispositivi combinatori *Totally Self-Checking*. La funzione proposta considera un insieme fattori che permette di poter effettuare un confronto tra diverse strategie di implementazione. In particolare, la funzione si basa sulla valutazione della probabilità che le ipotesi di base delle metodologie progettazione *Totally Self-Checking* siano soddisfatte durante il normale funzionamento del dispositivo. Inoltre, sulla base delle valutazioni fornite dalla funzione stessa è stata proposta una metodologia di modifica che consente di intervenire su dispositivi *Totally Self-Checking* migliorandone la qualità [JR.3].

Reti di sensori wireless

L'attività di ricerca affronta il problema dello sviluppo di piattaforme e middleware per reti di sensori wireless con l'obiettivo di fornire al SW di livello applicativo un supporto evoluto rispetto a quello offerto dai tradizionali sistemi operativi del settore. In particolare, ci si è concentrati su: applicazione di operatori spaziali in ambito DBMS&WSN; problematiche di controllo tramite WSN; sviluppo di servizi avanzati (*Voice over WSN* [BK.3], *Localization* [JR.7][JR.20][JR.24] *and Personal Identification* [BK.4][BK.5], *Security* [BK.6][BK.9][JR.11][JR.14][JR.25], *Sounds Generation and Support to new arts* [BK.7][BK.8][BK.11], *Middleware* [BK.10][JR.11][JR.26], QoE [JR.22], *Remote Lab* [IC.80]). Inoltre, il lavoro si è concentrato anche su metodologie e strumenti per lo sviluppo di WSN [IC.30][IC.32].

INCARICHI SCIENTIFICI

2024

Membro della commissione di dottorato per il corso di dottorato "Scienza e Tecnologie per l'Ingegneria Elettronica e delle Telecomunicazioni", Ciclo XXXVI, CV Elettromagnetismo, Elettronica, Telecomunicazioni, Università degli Studi di Genova.

dal 2023

Revisore indipendente per il progetto di ricerca europeo HORIZON-CL4-2021-HUMAN-01-01 REXASI-PRO

2022

Responsabile del laboratorio DEWS di Embedded Systems

2020

Revisore scientifico esterno per tesi di dottorato: Dottorato di Ricerca in Ingegneria dell'Informazione (Politecnico di Milano)

2019

Revisore scientifico esterno per tesi di dottorato "DOCTORAL PROGRAM: Programa de Doctorado en Automática, Robótica e Informática Industrial" (Università Politecnica di Valencia)

dal 2016

Responsabile scientifico del nodo locale all'Università degli Studi dell'Aquila del Laboratorio Nazionale CINI di *Embedded Systems & Smart Manufacturing*.

Membro di HiPEAC (*HiPEAC: European Network on High Performance and Embedded Architecture and Compilation*).

Rappresentante scientifico del DEWS nel contesto del Mirror Group ECSEL Italia (*ECSEL-JU: Electronic Components and Systems for European Leadership Joint Undertaking* ora *CHIPS-JU*).

Rappresentante scientifico del DEWS nel contesto dell'associazione internazionale *Heterogeneous System Architecture Foundation*.

dal 2016 al 2019

Membro dell'Advisory Board del progetto europeo TULIPP (Towards Ubiquitous Low-Power Image Processing Platforms, *http://tulipp.eu/*).

dal 2015

Rappresentante scientifico del DEWS nel contesto dell'associazione europea INSIDE (ex ARTEMIS-IA: *Advanced Research & Technology for EMbedded Intelligence and Systems Industry Association*).

dal 2009

***Team Leader*:** responsabile scientifico, a livello nazionale e internazionale, del gruppo "*Electronic Design Automation & Embedded System Development"* nell'ambito della linea di ricerca "*M3: Design Methodologies for Embedded Systems"* del Centro di Eccellenza DEWS.

Università degli Studi dell'Aquila

Responsabile tecnico-scientifico di:

- 1 RTDa
- 8 assegni di ricerca
- 40 borse per attività di ricerca
- 5 collaborazioni professionali per attività di ricerca

STUDENTI DI DOTTORATO

dal 1999

Attività di (co)supervisione di tesi dottorato di studenti dell'Università degli Studi dell'Aquila e del Centro DEWS. Ad oggi:

- Supervisore di 4 tesi di dottorato
  - Giacomo Valente, Vittoriano Muttillo, Walter Tiberti, Andrea Pagliaro
- Co-Supervisore di sette tesi di dottorato
  - Stefano Marchesani, Marco Santic, Gabriella D'Andrea, Tommaso Masciulli, Federica Caruso, Vincenzo Stoico, Leonardo Fazzini

PERIODI DI RICERCA IN ISTITUZIONI ESTERE

2025

Visiting (da effettuare dal 25/03 al 20/04) di 1 mese presso la UC Berkeley per collaborazione con il Prof. E. A. Lee finanziato nell'ambito del progetto europeo DISCOVER-US.

2016-2017

Distaccamento per 2 periodi di 3 mesi l'uno per anno presso la Iquadrat Informatica S.L. di Barcellona nel contesto delle attività del progetto di ricerca europeo H2020-MSCA-RISE-2014 CASPER (645393).

2022

Distaccamento per 3 mesi presso la FOG di Atene nel contesto delle attività del progetto di ricerca europeo H2020-MSCA-RISE-2019 OPTIMIST (872866).

ATTIVITÀ DI REVISIONE

da 2020

Revisore e contributor per la Electronic Components and Systems - Strategic Research & Innovation Agenda (ECS-SRIA), AENEAS/INSIDE/EPOSS Industry Associations.

dal 1999

Revisore di articoli per diverse riviste e conferenze internazionali di settore

ATTIVITÀ SEMINARIALE (TALK/TUTORIAL SELEZIONATI O SU INVITO)

2021

HiPEAC Conference 2021

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems

2020

HiPEAC Conference 2020

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems

DATE Conference 2020

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems (accepted but cancelled due to COVID-19 issues)

2019

Computing Frontiers Conference (CF '19)

Invited paper - The FitOptiVis ECSEL project: highly efficient distributed embedded image/video processing in cyber-physical systems.

HiPEAC Conference 2019

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems

CPS&IoT Summer School

Tutorial - Design space exploration for hypervisor-based mixed-criticality systems

2018

HiPEAC CSW 2018 - (MegaM@Rt2) Design and runtime tools for embedded systems

Talk - Introduction to HEPSYCODE: a System-Level Methodology for HW/SW Co-Design of. Heterogeneous Parallel Dedicated Systems)

Talk - Introduction to AIPHS: AdaptIve Profiling Hardware Sub-system

SMART CITY LOOKS LIKE Summer School 2018

Talk - Wireless Sensor Networks Technologies for Smart Cities

HiPEAC Conference 2018

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems

2016

1st Italian Workshop on Embedded Systems (IWES 2016)

Talk - A System-Level Methodology for HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems

HIPEAC Conference 2016

Talk - Analysis of paravirtualization tools supporting isolation in multicore, mixed-criticality aerospace systems

2015

HIPEAC Computer Systems Week 2015 – Thematic Session Security Intelligence

Talk - "WINSOME: A platform for the provision of secure monitoring services over WSN"

2014

Autumn School "Engineering Resilient Cyber Physical Systems"* abbinata al workshop *SERENE 2014 (Software Engineering for Resilient Systems)

Talk - "System-Level Concurrent Error Detection"

2013

Integrated Technologies and Services for Sustainable Growth - European Economic Interest Grouping (EEIG) - Ecosystem for Sustainable Growth Services Workshop 2013 (ESGS13)"

"Wireless Sensor Networks Applications to Support Sustainable Growth Services"

International Wireless Communications & Mobile Computing Conference (IWCMC 2013)

Invited Paper - "WINSOME: A Middleware Platform for the Provision of Secure Monitoring Services over Wireless Sensor Networks".

2010

3rd Workshop on Mapping of Applications to MPSoCs by The ArtistDesign European Network of Excellence

Talk - "System-Level Design Space Exploration for HMPSoC"

COMITATI EDITORIALI

2022

Guest Editor per la Special Issue " Special Issue "Application of Wireless Sensor Networks in Artistic Fields" sulla rivista MDPI Sensors.

dal 2021

Editorial Board Member per la rivista MDPI Applied Sciences.

2020

Guest Editor per la Special Issue "New Trends in Real-Time Embedded Systems" sulla rivista MDPI Applied Sciences.

dal 2019

Editorial Board Member per la rivista Springer Wireless Networks (WINE)

Editorial Board Member - International Journal of Sensors, Remedy Publications

2018

Guest Editor per la Special Issues *"Electronic System-Level Co-Design of Power-Aware Embedded Systems"* sulla rivista *Journal of Low Power Electronics and Applications* (JLPEA, http://www.mdpi.com/journal/jlpea).

COMITATI DI PROGRAMMA

2023

Embedded Systems Track Chair

- *The IEEE International Conference on Artificial Intelligence & Green Energy (IEEE ICAIGE23)*

dal 2019

Scientific Committee Member

- *Mediterranean Conference on Embedded Computing (MECO) - EUROMICRO/IEEE Workshop on Embedded and Cyber-Physical Systems (ECYPS)*

dal 2008

Technical Committee Member

- *Workshop on Parallel Programming and Run-Time Management Techniques for Many-core Architectures & Workshop on Design Tools and Architectures for Multi-Core Embedded Computing Platforms) (PARMA/DITAM 2019-2025)*
- International Conference on Intelligent Systems and Embedded Design (ISED2023)
- *International Conference on Computer Applications & Information Security (ICCAIS 2021)*
- *Euromicro Conference on Digital System Design (DSD 2020)*
- *8th International Conference on Cyber-Physical Systems and Internet-of-Things (2020)*
- *STAF'19 (Software Technologies: Applications and Foundations) Research Project Showcase (2019)*
- *GOODTECHS - "WhELP: Well-being for fragile people: methods and instruments for increasing, preserving and measuring frail people well-being!" (2019)*
- *Int. Conf. on Computer Engineering and Information System (CEIS 2016)*
- *International Conference on Digital Telecommunications* (*ICDT 2012-2016)*
- *International Conference on Networking and Services (ICNS 2015-2016)*
- *International Conference on Integrated and Sustainable Transportation (INTGAST'2015)*
- *Intern. Conference Mathematics and Computers in Sciences and Industry (MCSI 2014)*
- *Workshop on Mobile Development Lifecycle (MobileDeLi 2015)*
- *International Conference on Internet of Vehicles (IOV 2014)*
- *Workshop on Architecting Mobile-enabled Systems (AMeS 2014)*
- *Int. Workshop on Engineering Energy Efficient Wireless Sensor Networks (EEEWSN 2014)*
- *IEEE Consumer Communications and Networking Conference* (*CCNC 2011-2014*)

COMITATI ORGANIZZATIVI

dal 2020

Special Session Organizer

- *Special session on Hardware and System Architectures for Smart Farming (HASF) at Euromicro Conference on Digital System Design (DSD)*

2018

Session Chair

- *The 8th Mediterranean Conference on Embedded Computing (MECO 2018) - The 7th EUROMICRO/IEEE Workshop on Embedded and Cyber-Physical Systems (ECYPS2018).*

2017

Special Session Organizer/Chair

- *Special session on "User-Centric Communications and Content Delivery" at Workshop on Computer-Aided Modeling Analysis and Design of Communication Links and Networks (CAMAD 2017).*

2015

Session Chair

- *International Symposium on Signals Circuits and Systems (ISSCS 2015).*

PROGETTI DI RICERCA EUROPEI

[EP.1] **KDT JU-RIA 2023** - RESILIENT TRUST [in corso]
Responsabile scientifico e titolare dei fondi per il DEWS

[EP.2] **ECSEL-JU RIA-2020** – AIDOART [concluso]
AI-augmented automation supporting modeling, coding, testing, monitoring, and continuous development in Cyber-Physical Systems
Collaboratore per la ricerca (DISIM) e coordinatore del cluster nazionale

[EP.3] **ECSEL-JU RIA-2019** – FRACTAL [concluso]
A Cognitive Fractal and Secure EDGE based on an unique Open-Safe-Reliable-Low Power Hardware Platform Node
Responsabile tecnico per il DEWS e co-titolare dei fondi

[EP.4] **ECSEL-JU IA-2019** – IREL4.0 [concluso]
Intelligent Reliability 4.0
Responsabile scientifico per il DEWS e co-titolare dei fondi

[EP.5] **ECSEL-JU RIA-2019** – VALU3S [concluso]
Verification and Validation of Automated Systems' Safety and Security
Collaboratore per la ricerca (DISIM)

[EP.6] **H2020-MSCA-RISE-2019** – OPTIMIST [in corso]
OPTIMised video content delivery chains leveraging data analysis over joint multI-accesS edge computing and 5G radio network infrasTructures
Responsabile scientifico per il DISIM (dal 01/05/2020 al 30/11/2020) e co-titolare dei fondi

[EP.7] **ECSEL-JU RIA-2018** – COMP4DRONES [concluso]
Framework of key enabling technologies for safe and autonomous drones' applications
Collaboratore per la ricerca (DEWS)

[EP.8] **ECSEL-JU RIA-2017** – AFARCLOUD [concluso]
Aggregate Farming in the Cloud
Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.9] **ECSEL-JU RIA-2017** – FITOPTIVIS [concluso]
From the cloud to the edge - smart IntegraTion and OPtimization Technologies for highly efficient Image and VIdeo processing Systems
Responsabile tecnico-scientifico per il DEWS (dal 01/06/2018 al 30/06/2019) e co-titolare dei fondi

[EP.10] **ECSEL-JU RIA-2016** – MEGAM@RT2 [concluso]
MegaModelling at Runtime - scalable model-based framework for continuous development and runtime validation of complex systems
Co-titolare dei fondi (DEWS) e coordinatore del cluster nazionale

[EP.11] **ECSEL-JU RIA-2016** – AQUAS [concluso]
Aggregated Quality Assurance for Systems
Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.12] **ECSEL-JU RIA-2015** – SAFECOP [concluso]
Safe Cooperating Cyber-Physical Systems using Wireless Communication
WP leader, membro del *Project Management Team*, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

[EP.13] **H2020-MSCA-RISE-2014** – CASPER [concluso]
User-centric Middleware Architecture for Advanced Service Provisioning in Future Networks
Responsabile di deliverable, responsabile tecnico-scientifico per il DEWS e titolare dei fondi. Distaccato presso la Iquadrat Informatica di Barcellona (partner del progetto) per 2 trimestri (luglio-settembre 2016 e luglio-settembre 2017).

[EP.14] **ARTEMIS-JU AIPP 2013-621429** – EMC^2 [concluso]
Embedded Multi-Core systems for Mixed Criticality applications in dynamic and changeable real-time environments
Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.15] **ARTEMIS-JU ASP 2011-295371** – CRAFTERS [concluso]
ConstRaint and Application-driven Framework for Tailoring Embedded Real-time Systems
Task leader, responsabile di deliverable, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

[EP.16] **ARTEMIS-JU ASP 2010-269362 –** PRESTO [concluso]
[completato ed insignito dell'*Artemis Recognition Certificate 2015*]
ImProvements of industrial Real Time Embedded SysTems develOpment process
WP leader, Task leader, responsabile di deliverable, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

[EP.17] **ERC-2009-StG 240555 –** VISION [concluso]
Video-oriented UWB-based Intelligent Ubiquitous Sensing
WP co-leader, co-responsabile di deliverable, responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.18] **FP7-ICT-2009-5/N.257462** - HYCON2 [concluso]
Highly-complex and networked control systems
Collaboratore per la ricerca (DEWS)

[EP.19] **IST Project N. 2004-511368** – HYCON [concluso]
Hybrid Control: Taming Heterogeneity and Complexity of Networked Embedded Systems
Collaboratore per la ricerca (DEWS)

[EP.20] **IST Project N. 2000-30125** – POET [concluso]
Power Optimisation for Embedded SysTems
Collaboratore per la ricerca (CEFRIEL)

[EP.21] **IST Project N. 1999-11476** – ODETTE [concluso]
Object-oriented co-design and functional test techniques
Collaboratore per la ricerca (CEFRIEL)

PROGETTI DI RICERCA NAZIONALI

[OP.1] **Bando Riditt 2009** – SMILING [concluso]
Smart in Home Living: tecnologie innovative per la sensoristica e l'automazione dedicate alla domotica
Responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster regionale

[OP.2] **Bando Riditt 2009** – RICOSTRUIRE [concluso]
Collaboratore per la ricerca (DISIM/DEWS)

[OP.3] **RAISE 2024 –** ARTECOM [in corso]
Collaboratore per la ricerca (DISIM)

PROGETTI DI RICERCA INDUSTRIALE E INNOVAZIONE

dal 2002

Ruolo di Project Manager e/o Analista/Progettista in diversi progetti di ricerca industriale e innovazione (ad oggi una ventina) per conto di CEFRIEL, DIEI, DEWS e WEST, relativi a *electronic design automation*, *networked embedded system*, *embedded software development* e *wireless sensor networks*. **In particolare, responsabile tecnico-scientifico (e titolare dei relativi fondi) per DISIM/DEWS dei seguenti contratti conto terzi per un ammontare complessivo di circa 500 K€:**

- SMIP (Thales Italia)
- SARIM (Thales Italia)
- RAMPET (Thales Italia)
- WSNS (RoTechnology)
- ShapesRecognition (Kondor CS)
- SATHERNUS (Thales Alenia Space Italy)
- EmbeddedLinux (Tekne)
- SW Stack (HIPPEROS)
- MM2 (Tekne)
- Gaetanino (Triboo)
- SATHERNUS2 (Thales Alenia Space Italy)
- Satellite Simulation Framework (Thales Alenia Space Italy)
- IRIS SATCOM OBP EBB (Thales Alenia Space Italy)

Tali contratti hanno permesso di attivare 35 borse per attività di ricerca.

PROGETTAZIONE EUROPEA

dal 2009

Collaboratore, e in alcuni casi coordinatore del cluster nazionale, nella progettazione di proposte (ad oggi almeno 80) nel contesto di diverse call europee e nazionali (principalmente FP7/H2020, Artemis-JU, ECSEL-JU, KDT-JU e CHIPS-JU). Di queste, le proposte relative ai progetti da [EP.1]a [EP.17] e [OP.1], descritti in precedenza, **hanno dato luogo ad un finanziamento complessivo in quota DISIM/DEWS di più di 3 M€.**

ALTRE ATTIVITÀ

2012-2014

Attività di supporto allo sviluppo dell'imprenditorialità (spin-off e start-up) e al trasferimento tecnologico (nel contesto del Progetto SMILING [OP.1]).

Università degli Studi dell'Aquila

PUBBLICAZIONI

LIBRI INTERNAZIONALI

[BK.1] L. Pomante. “Electronic System-Level HW/SW Co-Design of Heterogeneous Multi-Processor Embedded Systems”. River Publishers series in Circuits and Systems, 2016. ISBN: 9788793379381, eBook ISBN: 9788793379374.

CAPITOLI DI LIBRI INTERNAZIONALI

[BK.2] Con W. Fornaciari, M. Bombana. “SystemC-Plus Complex Data Type for Telecom Applications”, *System Specification and Design Languages (best of FDL'02)*, CHDL Series, Kluwer, 2003, pp. 219-229.

[BK.3] Con R. Alesii, G. Gargano, F. Graziosi, C. Rinaldi. “WSN-based Audio Surveillance Systems”, *SPRINGER VERLAG Book - Springer Verlag Lecture Notes Series*, 2009.

[BK.4] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. “Integrated GPS-denied Localization, Tracking and Automatic Personal Identification”. *20th Tyrrhenian International Workshop on Digital Communications, Springer Book Series*, 2010.

[BK.5] Con Stefano Tennina, Francesco Tarquini, Roberto Alesii, Fabio Graziosi, Fortunato Santucci and Marco Di Renzo. “Automatic Personal Identification System for Security in Critical Services: Two Case Studies based on a Wireless Biometric Badge”. InTech, *Recent Application in Biometrics*, 2011, ISBN 978-953-307-488-7.

[BK.6] Con Marco Pugliese, Fortunato Santucci. “Secure Platform over Wireless Sensor Networks”. InTech, *Applied Cryptography and Network Security*, 2012, ISBN 978-953-51-0218-2.

[BK.7] Con Claudia Rinaldi, Fabio Graziosi, Francesco Tarquini. “RF Sounding: Generating Sounds from Radio Frequencies”. InTech, *Management of Technological Innovation in Developing and Developed Countries*, 2012, ISBN 978-953-51-0365-3.

[BK.8] Con C. Rinaldi, M. Santic, F. Graziosi. “Exploiting Latest Technologies for RF Sounding’s Evolution”. Springer Berlin Heidelberg, *Book Section 2013 Arts and Technology, Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering*, 2013, pp. 33 – 40, vol. 116.

[BK.9] Con M. Pugliese, S. Marchesani, F. Santucci. “Definition and Development of a Topology-based Cryptographic Scheme for Wireless Sensor Networks”. *Sensor Systems and Software - Lecture Notes of the Institute for Computer Sciences*, Social Informatics and Telecommunications Engineering, 2013.

[BK.10] Con S. Marchesani, S. Pace, A. Di Marco, L. Berardinelli. “Modeling and Timing Simulation of Agilla Agents for WSN applications in Executable UML”. *Computer Performance Engineering, Lecture Notes in Computer Science*, Volume 8168, 2013, pp 300-311.

[BK.11] Con C. Rinaldi, F. Battisti, M. Carli. “Design of a non-intrusive augmented trumpet”. Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering, Volume 145, 2015. Arts and Technology Fourth International Conference, ArtsIT 2014, Revised Selected Papers. Editors: Anthony Lewis Brooks, Elif Ayiter, Onur Yazicigil.

RIVISTE INTERNAZIONALI

[JR.1] Fornaciari, W., Pomante L., Salice, F., Sciuto, D. HW/SW co-simulation for fast design-space exploration of multiprocessor embedded systems. Canadian Journal of Electrical and Computer Engineering. Volume 26, Issue 3-4, July 2001, Pages 135-140.

[JR.2] Bolchini, C., Pomante, L., Salice, F., Sciuto, D. Reliability properties assessment at system level: A co-design framework. Journal of Electronic Testing: Theory and Applications (JETTA). Volume 18, Issue 3, June 2002, Pages 351-356.

[JR.3] C. Bolchini, L. Pomante, F. Salice and D. Sciuto, "The design of reliable devices for mission-critical applications," in IEEE Transactions on Instrumentation and Measurement, vol. 52, no. 6, pp. 1703-1712, Dec. 2003.

[JR.4] C. Brandolese, W. Fornaciari, L. Pomante, F. Salice and D. Sciuto, "Affinity-driven system design exploration for heterogeneous multiprocessor SoC," in IEEE Transactions on Computers, vol. 55, no. 5, pp. 508-519, May 2006.

[JR.5] Brandolese, C. Fornaciari, W. Salice, F. Pomante, L. Zafalon, R. Energy aware scheduling of processes at OS level. WSEAS Transactions on Circuits and Systems, Volume 5, Issue 12, December 2006, Pages 1811-1818.

[JR.6] P. Di Felice, L. Pomante. A System-Level HW/SW Co-Design Methodology for Ad-Hoc Implementation of DBMS Operators. WSEAS TRANSACTIONS on COMPUTER RESEARCH, Issue 2, Volume 2, February 2007.

[JR.7] P. Di Felice, M. Ianni, L. Pomante. Design and evaluation of a spatial extension of TinyDB for wireless sensor networks. International Journal of Computers and Their Applications (IJCA), ISCA, September 2010.

[JR.8] Pomante L. System-Level Design Space Exploration for Heterogeneous Parallel Dedicated Systems", Journal of Electronic Systems, 2013, Vol. 3, Iss. 2 (DLINE Journals in Science, Engineering, Technology and Management).

[JR.9] L. Pomante, "HW/SW co-design of dedicated heterogeneous parallel systems: an extended design space exploration approach," in IET Computers & Digital Techniques, vol. 7, no. 6, pp. 246-254, November 2013.

[JR.10] L. Pomante, P. Serri. "SystemC-based HW/SW Co-Design of Heterogeneous Multiprocessor Dedicated Systems". International Journal of Information Systems, Journal ISSN Online: 2356-5896, Vol. 1, July 2014.

[JR.11] S. Marchesani, L. Pomante, M. Pugliese, F. Santucci. "A Middleware Approach for IEEE 802.15.4 Wireless Sensor Networks Security". EAI Endorsed Transactions on Ubiquitous Environments, July 2015.

[JR.12] M. Faccio, F. Federici, S. Ferri, V. Muttillo, L. Pomante, C. Tieri, G. Valente. "A design methodology for soft-core platforms on FPGA with SMP Linux, OpenMP support, and distributed hardware profiling system". Eurasip Journal on Embedded Systems, Volume 2016, Issue 1, 1 January 2017, Article number 15.

[JR.13] A.A.V.V. The MegaM@Rt2 ECSEL Project: MegaModelling at Runtime - Scalable Model-based Framework for Continuous Development and Runtime Validation of Complex Systems. Microprocessors and Microsystems, Elsevier, Volume 61, September 2018, Pages 86-95.

[JR.14] Balador, A.; Kouba, A.; Cassioli, D.; Foukalas, F.; Severino, R.; Stepanova, D.; Agosta, G.; Xie, J.; Pomante, L.; Mongelli, M.; Pierini, P.; Petersen, S.; Sukuvaara, T. Wireless Communication Technologies for Safe Cooperative Cyber Physical Systems. Sensors 2018, 18, 4075.

[JR.15] Giacomo Valente, Vittoriano Muttillo, Mirco Muttillo, Gianluca Barile, Alfiero Leoni, Walter Tiberti, Luigi Pomante. SPOF - Slave Powerlink on FPGA for smart Sensors and Actuators interfacing for Industry 4.0 applications. MDPI Energies. Special Issue "Energy Efficient Systems, Sensors, and Smart Management Approaches for Industry 4.0", 2019.

[JR.16] Luigi Pomante, Vittoriano Muttillo, Bohuslav Křena, Tomáš Vojnar, Filip Veljković, Pacôme Magnin, Martin Matschnig, Bernhard Fischer, Jabier Martinez, Thomas Gruber. The AQUAS ECSEL Project - Aggregated Quality Assurance for Systems: Co-Engineering Inside and Across the Product Life Cycle. Microprocessors and Microsystems, Volume 69, 2019, Pages 54-67.

[JR.17] G. Valente, P. Giammatteo, V. Muttillo, L. Pomante, T. Di Mascio. A lightweight, hardware-based support for isolation in mixed-criticality Network-on-Chip architectures. Advances in Science, Technology and Engineering Systems Journal, Special Issue on Advancement in Engineering and Computer Science, 2019.

[JR.18] Luigi Pomante, Vittoriano Muttillo, Marco Santic, Paolo Serri, SystemC-based electronic system-level design space exploration environment for dedicated heterogeneous multi-processor systems, Microprocessors and Microsystems, Volume 72, 2020, 102898, ISSN 0141-9331, https://doi.org/10.1016/j.micpro.2019.102898.

[JR.19] V. Muttillo, L. Tiberi, L. Pomante, P. Serri. "Benchmarking Analysis and Characterization of Hypervisors for Space Multi-core Systems". AIAA Journal, (2019).

[JR.20] M. Santic, L. Pomante, C. Rinaldi. A lightweight localization approach for WSNs: performance analysis and validation. IET Wireless Sensor Systems, 2019.

[JR.21] G. Valente, T. Di Mascio, G. D'Andrea and L. Pomante, "Dynamic Partial Reconfiguration Profitability for Real-Time Systems," in IEEE Embedded Systems Letters, 2020.

[JR.22] Eirini Liotou, Dimitris Tsolkas, Giorgos Kalpaktsoglou, Stefano Tennina, Luigi Pomante, Nikos Passas. The CASPER user-centric approach for advanced service provisioning in mobile networks, Microprocessors and Microsystems,Volume 77, 2020.

Il sottoscritto autorizza il trattamento dei propri dati personali ai sensi della legge 675/96

[JR.23] V. Muttillo, P. Giammatteo, V. Stoico, L. Pomante. An Early-Stage Statement-Level Metric for Energy Characterization of Embedded Processors. Microprocessors and Microsystems, 2020.

[JR.24] AA.VV. Aggregate Farming in the Cloud: the AFarCloud ECSEL Project. Microprocessors and Microsystems, 2020.

[JR.25] W. Tiberti, F. Caruso, L. Pomante, M. Pugliese, M. Santic, F. Santucci. Development of an extended Topology-based Lightweight Cryptographic Scheme for IEEE 802.15.4 Wireless Sensor Networks. International Journal of Distributed Sensor Networks, SAGE 2020.

[JR.26] Tiberti, W., Cassioli, D., Di Marco, A., Pomante, L., Santic, M. A model-based approach for adaptable middleware evolution in WSN platforms (2021) Journal of Sensor and Actuator Networks, 10 (1), art. no. 20.

[JR.27] Valente G., Fanni T., Sau C., Di Mascio T., Pomante L., Palumbo F. A Composable Monitoring System for Heterogeneous Embedded Platforms. ACM Transactions on Embedded Computing SystemsVolume 20, Issue 5July 2021 Article number 42.

[JR.28] Sau, C., Rinaldi, C., Pomante, L., Palumbo, F., Valente, G., Fanni, T., Martinez, M., van der Linden, F., Basten, T., Geilen, M., Peeren, G., Kadlec, J., Jääskeläinen, P., Bulej, L., Barranco, F., Saarinen, J., Säntti, T., Zedda, M.K., Sanchez, V., Nikkhah, S.T., Goswami, D., Amat, G., Maršík, L., van Helvoort, M., Medina, L., Al-Ars, Z. & de Beer, A. 2021, "Design and management of image processing pipelines within CPS: Acquired experience towards the end of the FitOptiVis ECSEL Project", Microprocessors and Microsystems, vol. 87.

[JR.29] J. M. Aceituno, A. Guasque, P. Balbastre, F. Blanes and L. Pomante, "Optimized Scheduling of Periodic Hard Real-Time Multicore Systems," in IEEE Access, vol. 11, pp. 30027-30039, 2023.

[JR.30] Muttillo V., Pomante L., Santic M., Valente G. “SystemC-based Co-Simulation/Analysis for System-Level Hardware/Software Co-Design”, Computers and Electrical Engineering, 2023.

[JR.31] Valente G., Muttillo V., Federici F., Pomante L., Di Mascio T. “Analysis of Reconfiguration Delay in Heterogeneous Systems-on-Chip via Traffic Injection”, (2024) IEEE Embedded Systems Letters, 16 (2), pp. 162 – 165.

[JR.32] Eramo R., Nolletti M., Pomante L., Pasquale L., Pascucci D. “Model-driven engineering for simulation models interoperability: A case study in space industry”, (2024) Software - Practice and Experience, 54 (6), pp. 1010 – 1033.

[JR.33] Peretti, S., Caruso, F., Valente, G., Pomante, L., & Di Mascio, T. (2025). Educating artificial intelligence following the child learning development trajectories. *Behaviour & Information Technology*, 1–17.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE

(*) Lavori presentati personalmente

[IC.1] Con D. Sciuto, C. Bolchini, F. Salice. “A Synthesis methodology aimed at improving the quality of TSC devices”, *Proceedings of IEEE International Symposium on Defect and Fault Tolerance in VLSI System* (IEEE DFT 1999), New Mexico (USA), Novembre 1999, pp. 247-255.

[IC.2] “Co-design of Multiprocessor Embedded Systems: an Heuristic Multi-Level Partitioning Methodology”, *Proceedings on IFIP International Conference on Chip Design Automation* (IFIP ICDA 2000), Pechino (Cina), Agosto 2000, pp. 421-425. (*)

[IC.3] Con D. Sciuto, F. Salice, W. Fornaciari, C. Brandolese. “A Multi-Level Strategy for Software Power Estimation”, *Proceedings of IEEE International Symposium on System Synthesis* (IEEE ISSS 2000), Madrid (Spagna), Settembre 2000, pp. 187-192.

[IC.4] Con D. Sciuto, F. Salice, C. Bolchini. “Reliability properties Assesment at System Level: A Co-Design Framework”, *Proceedings of 7th IEEE International On-Line Testing Workshop* (IEEE IOLTW 2001), Taormina (Italia), Luglio 2001, pp. 165-171.

[IC.5] Con D. Sciuto, F. Salice, W. Fornaciari. “HW/SW Timing Simulation Environment for Multiprocessor Embedded Systems”, 5th *World Multi-Conference on Systemics, Cybernetics and Informatics* (SCI 2001), Orlando (USA), Luglio 2001, vol. XV, Industrial Systems parte II. (*)

[IC.6] Con D. Sciuto, F. Salice, C. Bolchini. “On-Line Fault Detection in a Hardware/Software Co-design Environment: System Partitioning”, *Proceedings of 14th IEEE/ACM International Symposium on System Synthesis* (IEEE/ACM ISSS 2001), Montreal (Canada), Ottobre 2001.

[IC.7] Con W. Fornaciari, F. Salice, D. Sciuto. “Metrics for Design Space Exploration of Heterogeneous Multiprocessor Embedded System”, *IEEE/ACM International Workshop on Hardware Software Co-Design* (IEEE/ACM CODES 2002), Colorado (USA), Maggio 2002. (*)

[IC.8] Con C. Bolchini, F. Salice, D. Sciuto. “A System Level Approach in Designing Dual-Duplex Fault Tolerant Embedded Systems”, *IEEE International On-Line Testing Workshop* (IEEE IOLTW 2002), Isle of Bendor (Francia), Luglio 2002, pp. 32-36.

[IC.9] Con W. Fornaciari, M. Bombana. “SystemC-Plus Complex Data Type for Telecom Applications”, *Proceedings of Forum on Specification and Design Languages* (FDL 2002), vol. 2, Marsiglia (Francia), Settembre 2002. (*)

[IC.10] Con M. Bombana. “SystemC-Based Library Approach for Data-intensive Applications”, *Conference on Design of Circuits and Integrated Systems* (DCIS 2002), Santander (Spagna), Novembre 2002.

[IC.11] Con W. Fornaciari, F. Salice, L. Del Vecchio. “Partitioning of Embedded Applications onto Heterogeneous Multiprocessor Architectures”, *ACM Symposium on Applied Computing* (ACM SAC 2003), Florida (USA), Marzo 2003, pp. 661-665. (*)

[IC.12] Con F. Salice, W. Fornaciari, D. Sciuto. "An Internal Representation Model for System-Level Co-Design of Heterogeneous Multiprocessor Embedded System", *Forum on Specification and Design Languages* (FDL 2003), Francoforte (Germania), Settembre 2003. pp. 669-679.

[IC.13] Con R. Farina, L.Pizzamiglio. “System Design using SystemC-Plus: A Case Study in the Telecom Domain”, *International Conference on Cybernetics and Information Technologies, Systems and Applications* (CITSA 2004) *and the 10th International Conference on Information Systems Analysis and Synthesis* (ISAS 2004), Orlando (USA), Luglio 21-25, 2004.

[IC.14] Con R. Farina, L.Pizzamiglio, “Experimenting Object-Oriented System-Level Design in the ATM domain”, *Forum on Specification and Design Languages* (FDL 2004), Lille (Francia), Settembre 2004. (*)

[IC.15] “Exploiting Polymorphism in the HW Design: a Case Study in the ATM Domain”, *CODES+ISSS 2004*, Stoccolma, Settembre 2004. (*)

[IC.16] Con A. Miele, F. Salice, C. Bolchini, D. Sciuto, "Reliable System Co-Design: the FIR Case Study", *IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems* (DFT 2004), Ottobre 2004, Cannes (Francia).

[IC.17] Con F. Salice, C. Bolchini, D. Sciuto, “Reliable System Specification for Self-Checking Data-Paths”, *Design, Automation and Test in Europe – Conference & Exibition* (DATE 2005), Marzo 2005, Monaco (Germania).

[IC.18] Con C. Brandolese, D. Scarpazza, P. Di Felice, “Parsing SystemC: an open-source, easy to extend parser”, *IADIS Applied Computing Conf.*, Febbraio 2006, San Sebastian (Spagna). (*)

[IC.19] Con P. Di Felice, “Integration of Spatial Data Types and Operators into Relational DBMSs: A Survey”, *IADIS Applied Computing Conference*, Febbraio 2006, San Sebastian (Spagna). (*)

[IC.20] Con C. Brandolese, W. Fornaciari, F. Salice, R. Zafalon, “DPM at OS level: low-power scheduling policies”, *5th WSEAS International Conference on CIRCUITS, SYSTEMS, ELECTRONICS, CONTROL & SIGNAL PROCESSING* (CSECS '06), Dallas, Texas, USA, Novembre 2006.

[IC.21] Con P. Di Felice, “Ad-hoc HW/SW Architectures for DBMSs: a Co-Design Approach”, *WSEAS International Conferences 2007 (AIKED, SEPADS, EHAC and ISPRA)*, Corfù, Grecia, Febbraio 2007.

[IC.22] Con F. Graziosi, L. Imbriglio, “Topology-aware System Design Exploration for Embedded Applications implemented onto Heterogeneous Multiprocessor SoC”, *IEEE International Conference on Design & Technology of Integrated Systems* (DTIS2008), Marzo 2008, Tozeur (Tunisia). (*)

[IC.23] Con P. Di Felice, M. Ianni. “A spatial extension of TinyDB for wireless sensor networks”, *IEEE Symposium on Computers and Communications* (ISCC'08), Luglio 2008, Marrakech (Marocco). (*)

[IC.24] Con F. Graziosi, F. Santucci, C. Rinaldi, S. Tennina, C. Fischione. “Mining Ventilation Control: Wireless Sensing, Communication Architecture and Advanced Services”. *4th Annual IEEE Conference on Automation Science and Engineering* (CASE 2008), Agosto 2008, Washington DC (USA). (*)

[IC.25] Con F. Graziosi, C. Rinaldi. “Exploiting WSN for audio surveillance applications: the VoWSN approach”, *11th IEEE Euromicro Conference on Digital System Design* (DSD’08), Parma (Italia), Settembre 2008. (*)

[IC.26] “A System-Level Co-Design Methodology for DBMS-Specific Architectures”, *11th IEEE Euromicro Conference on Digital System Design* (DSD’08, WIP-SS), Parma (Italia), Settembre 2008. (*)

[IC.27] Con F. Graziosi, D. Pacifico. “A Middleware-Based Approach for Heterogeneous Wireless Sensor Networks”. *The 12th WSEAS International Conference on COMMUNICATIONS (part of the 12th WSEAS CSCC Multiconference)*, Creta (Grecia), Luglio 2008.

[IC.28] Con F. Graziosi, L. Imbriglio. “System-Level Design Space Exploration for Application-Specific HW/SW Systems”. *2009 IEEE Toronto International Conference-Science and Technology for Humanity (TIC-STH 2009): Symposium on Electronic Design Automation*, Toronto, Settembre 2009. (*)

[IC.29] Con F. Santucci, M. Pugliese. “Agent-based Scalable Design of a Cross-Layer Security Framework for Wireless Sensor Networks Monitoring Applications”. *IEEE International Workshop on Scalable Ad Hoc and Sensor Networks*, San Pietroburgo, Ottobre 2009. (*)

[IC.30] Con A. Spinosi, L. Lavagno, S. Olivieri, M. Mozumdar. “An extended framework for the development of WSN applications”. *Workshop on Mobile Computing and Networking Technologies*. Mosca, Ottobre 2010.

[IC.31] Con M. Pugliese, F. Santucci. “Topology Optimization and Network Deployment Algorithm in WSNs for Mobile Agent-based Applications”. *4th European Modelling Symposium (EMS2010)*. Pisa, Novembre 2010.

[IC.32] Con A. Spinosi, L. Lavagno, S. Olivieri, M. Mozumdar. “An extended framework for WSN applications”. *8th IEEE Consumer Communications and Networking Conference*. Las Vegas, Gennaio 2011.

[IC.33] Con D. Cassioli, A. Di Marco, V. Cortellessa. “A Successful VISION: Video-oriented UWB based Intelligent Ubiquitous Sensing”. *8th IEEE Consumer Communications and Networking Conference*. Las Vegas, Gennaio 2011.

[IC.34] “System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems”. *IEEE International Conference on Application-specific Systems, Architectures and Processors*, Santa Monica, Settembre 2011. (*)

[IC.35] Con C. Rinaldi, D. Ciuca. “A speech indicator for the VoWSN approach”. *5th International Symposium on Communications, Control and Signal Processing*, Roma, Maggio 2012.

[IC.36] Con A. Di Marco, S. Pace, S. Marchesani. “Model-Driven Agent Generation Approach for Adaptable and Resource-Aware Sensor Node”. *Third International Workshop on Software Engineering for Sensor Network Applications*, Zurigo, Giugno 2012.

[IC.37] Con S. Marchesani, P. Serri. “Design Space Exploration for Heterogeneous Multi Multi-Core Processor Dedicated Systems”. *3th Workshop on Design, Modeling and Evaluation of Cyber Physical Systems (CyPhy'13)*, Philadelphia, Aprile 2013.

[IC.38] Con S. Marchesani, P. Serri. “System-Level Design Space Exploration for Heterogeneous Parallel Dedicated Systems”. *ICMAES'2013 - The International Conference on Machines Applications and Embedded Systems, Computer and Information Technology (WCCIT), 2013 World Congress on* , Sousse (Tunisia), Giugno 2013. (*)

[IC.39] Con C. Rinaldi, M. Santic, S. Tennina. “Performance analysis of a lightweight RSSI-based localization algorithm for Wireless Sensor Networks”. *International Symposium on Signals Circuits and Systems - ISSCS 2013*. Iasi (Romania), Giugno 2013.

[IC.40] Con M. Pugliese, S. Marchesani, F. Santucci. “WINSOME: A Middleware Platform for the Provision of Secure Monitoring Services over Wireless Sensor Networks”. *9th International Wireless Communications & Mobile Computing Conference* (*IWCMC 2013*), Cagliari, Luglio 2013.

[IC.41] Con S. Marchesani, M. Pugliese, F. Santucci. “A Middleware Approach to Provide Security in IEEE 802.15.4 Wireless Sensor Networks”. *MOBILe Wireless MiddleWARE, Operating Systems and Applications (Mobilware), 2013 International Conference on* , vol., no., pp.85,93, 11-13 Nov. 2013.

[IC.42] Con C. Tieri, F. Federici, M. Colizza, M. Faccio, R. Cardinali, B. Iorio. "HW Mechanisms to Support Isolation in Mixed-Criticality NoC". *Euromicro Conference on Digital System Design – WIP Session*, Verona, Agosto 2014.

[IC.43] Con C. Tieri, F. Federici, M. Colizza, M. Faccio, G. Valente. "Hardware Mechanisms to Support Profiling in Many-Core Embedded Systems". *Euromicro Conference on Digital System Design – WIP Session*, Verona, Agosto 2014.

[IC.44] Con P. Serri, E. Incerto, J. Volpe. “HW/SW Co-Design of Heterogeneous Multiprocessor Dedicated Systems: a SystemC-based Environment”. *2th World Congress on Multimedia and Computer Science International Conference on Telecommunications and Modelling, Analysis and Simulation of Computer Systems 2014* (ICTMASCS'2014) Agosto 9-11, Hammamet, Tunisia. (*)

[IC.45] Con S. Candia, E. Incerto. *A Model Driven Approach for the Development of an IDE for Spacecraft on Board Software*. *IEEE Aerospace Conference*, Marzo 2015.

[IC.46] Con A. Falcone, C. Rinaldi, M. Santic. "Performance analysis of a lightweight localization algorithm for WSNs in a real scenario". *International Symposium on Signals Circuits and Systems* (ISSCS), Luglio 2015. (*)

[IC.47] Con C. Rinaldi, G. Gustavino, M. Santic, M. Pennese, "Comparison of pitch detection algorithms for the Crazy Square project". *International Symposium on Signals Circuits and Systems* (ISSCS), Luglio 2015. (*)

[IC.48] Con L. Berardinelli, A. Di Marco, S. Pace, and W. Tiberti. "Energy Consumption Analysis and Design of Energy-aware WSN Agents in fUML". *11th European Conference on Modelling Foundations and Applications* (ECMFA), Luglio 2015.

[IC.49] Con I. De Cesaris, S. Dell'Osa. "OATS: an Automated Test System for OpenOCD". *The Euromicro Conference series on Software Engineering and Advanced Applications (SEAA 2015) - Work in Progress Session*, Agosto 2015. (*)

[IC.50] Con V. Muttillo, F. Federici, G. Valente, M. Faccio, C. Tieri. "Enhancing an FPGA-Based SMP Embedded Platform with OpenMP Support and Unobtrusive System Monitor". *Euromicro Conference on Digital System Design – WIP Session*, Agosto 2015. (*)

[IC.51] Con F. Federici, G. Valente, D. Casalena, D. Andreetti, D. Pascucci. "Exploiting Paravirtualization to Support Time and Space Isolation in Multi-Core Platforms for the Avionic Domain". *Euromicro Conference on Digital System Design – WIP Session*, Agosto 2015. (*)

[IC.52] Con I. De Cesaris, S. Dell'Osa. "OATS: an Automated Test System for OpenOCD". *IEEE 1st International Forum on Research and Technologies for Society and Industry Leveraging a better tomorrow (RTSI)*, Settembre 2015. (*)

[IC.53] Con Giacomo Valente, Luigi Pomante, Marco Faccio, Fabio Federici, Vittoriano Muttillo and Andrea Moro. Hardware Performance Sniffers for Embedded Systems Profiling. *Workshop on Intelligent Solutions on Embedded Systems* (WISES), Ottobre 2015.

[IC.54] Con G. Valente, M. Faccio, F. Federici, V. Muttillo, S. Ferri and A. Moro. A Flexible Profiling Sub-system for reconfigurable logic architectures. *Euromicro International Conference on Parallel, Distributed, and Network-Based Processing* (PDP 2016).

[IC.55] Con L. Corradetti, D. Gregori, S. Marchesani, M. Santic, W. Tiberti. A Renovated Mobile Agents Middleware for WSN - Porting of Agilla to the TinyOS 2.x Platform. *IEEE RTSI 2016*.

[IC.56] Con M. Santic. Methodologies, tools and technologies for location-aware AAL. *IEEE RTSI 2016*.

[IC.57] Con M. Faccio, F. Federici, G. Marini, V. Muttillo, G. Valente. Design and Validation of Multi-core Embedded Systems under Time-to-Prototype and High Performance Constraints. *IEEE RTSI 2016*.

[IC.58] A.A.V.V. "V2I Cooperation for Traffic Management with SafeCOP". *IEEE Euromicro Conference on Digital System Design (DSD 2016)*.

[IC.59] A.A.V.V. "Safe Cooperative CPS: A V2I Traffic Management scenario in the SafeCOP project". *International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation (SAMOS 2016)*.

[IC.60] Con D. Cassioli, A. Di Marco, F. Gallo, S. Pace and C. Rinaldi. "VISION: Video-oriented UWB-based Intelligent Ubiquitous Sensing". *International Conference on the Science of Electrical Engineering* (ICSEE), 2016.

[IC.61] Con E. Incerto, D. Di Pompeo, V. Muttillo, G. Valente. "An Efficient Performance-Driven Approach for HW/SW Co-Design". *ICPE 2017 (WIP/Vision track)*.

[IC.62] Con A. Colarieti, A. Marotta, M. Mpervanakis, V. Tsolkas. "QoE Provisioning over mobile networks: The CASPER perspective". *IEEE CAMAD 2017* (Special Session).

[IC.63] Con E. Liotou, A. Marotta, K. Ramantas. "A Middleware Architecture for QoE Provisioning in Mobile Networks". *IEEE CAMAD 2017* (Special Session).

[IC.64] Con Danilo Andreetti, Fabio Federici, Vittoriano Muttillo, Dario Pascucci. "Analysis and design of a Command & Data Handling platform based on the LEON4 multicore processor and PikeOS hypervisor". *DAta Systems In Aerospace* – DASIA 2017.

[IC.65] Con W. Afzal, H. Bruneliere, D. Di Ruscio, A. Sadovykh, S. Mazzini, E. Cariou, D. Truscan, J. Cabot, D. Field, and P. Smrz. "The MegaM@Rt2 ECSEL Project". *IEEE Euromicro Conference on Digital System Design (DSD 2017)*.

[IC.66] Con V. Muttillo, G. Valente, D. Ciambrone. "HW/SW Co-Simulator for Embedded Heterogeneous Parallel Systems". *IEEE Euromicro Conference on Digital System Design 2017* (WIP Session).
[IC.67] Con V. Muttillo, G. Valente, V. Stoico, F. D'Antonio. "CC4CS: A Unifying Statement-Level Performance Metric for HW/SW Technologies". *IEEE Euromicro Conference on Digital System Design 2017* (WIP Session).
[IC.68] Con F. Federici, M. Micozzi, V. Muttillo, G. Valente. "Simulation-Based Analysis of a Hardware Mechanism to Support Isolation in Mixed-Criticality Network on Chip". European Modelling Symposium (EMS2017).
[IC.69] V. Muttillo, G. Valente, D. Ciambrone, V. Stoico, and L. Pomante, "HEPSYCODE-RT: a Real-Time Extension for an ESL HW/SW Co-Design Methodology", Proceedings of the 10th Workshop on Rapid Simulation and Performance Evaluation: Methods and Tools (RAPIDO'18), ACM, New York, NY, USA, 2018, https://dl.acm.org/citation.cfm?id=3180670.
[IC.70] L. Pomante, W. Tiberti, M. Santic, F. Santucci, M. Pugliese, L. Di Giuseppe, L. Bozzi. TinyWIDS: a WPM-based Intrusion Detection System for TinyOS2.x/802.15.4 Wireless Sensor Networks. Fifth Workshop on Cryptography and Security in Computing Systems (CS2 2018).
[IC.71] V. Muttillo, G. Valente, L. Pomante, V. Stoico, F. D'Antonio, and F. Salice, "CC4CS: an Off-the-Shelf Unifying Statement-Level Performance Metric for HW/SW Technologies", In Companion of the 2018 ACM/SPEC International Conference on Performance Engineering (ICPE '18), ACM, New York, NY, USA, 2018, pp. 119-122.
[IC.72] V. Cortellessa, A. Di Marco, D. Di Pompeo, F. Gallo, S. Pace, L. Pomante, W. Tiberti. Energy-Driven Reconfiguration of Applications for Wireless Sensor Networks. In Companion of the 2018 ACM/SPEC International Conference on Performance Engineering (ICPE '18), ACM, New York, NY, USA, 2018, 79-84.
[IC.73] L. Pomante, G. Valente, V. Muttillo, D. Ciambrone. "HEPSIM: an ESL HW/SW Co-Simulator/Analysis Tool for Heterogeneous Parallel Embedded Systems", In 6th EUROMICRO/IEEE Workshop on Embedded and Cyber-Physical Systems (ECYPS'2018), Budva, Montenegro, 2018. (*)
[IC.74] D. Ciambrone, S. Tennina, D. Tsolkas, L. Pomante. Performance Evaluation Framework for LTE Networks. IEEE WoWMoM - Workshop on User-centric service provisioning over 5G networks (USEPRO'18). Greece 2018.
[IC.75] P. Di Felice, L. Pomante and A. Di Felice. Safety of Physical Assets: A Ranking Method and its GIS Implementation. Computational Science and Its Applications, 2 – 5 July, 2018, Melbourne, Australia. Springer International Publishing AG, part of Springer Nature 2018 O. Gervasi et al. (Eds.): ICCSA 2018, LNCS 10962, pp. 1–14, 2018. (*)
[IC.76] D. Ciambrone, S. Tennina, M. Boschi, D. Tsolkas and L. Pomante. Assessing QoE-driven management policies for VoIP and Video Streaming service provisioning". IEEE 23rd International Workshop on Computer Aided Modeling and Design of Communication Links and Networks (IEEE CAMAD 2018).
[IC.77] L. Pomante, P. Di Felice. WSN and GIS Integration for a Cost-Effective Real-Time Monitoring of Landslides on Railway Stations and Lines. IEEE 29th Annual International Symposium on Personal, Indoor, and Mobile Radio Communications (PIMRC) - Workshop WS-10 on "Railway RoSe: Wireless Robots and Sensors Networks for Railway Systems": IEEE Railway RoSe 2018. (*)
[IC.78] L. Pomante, B. Křena, T. Vojnar, F. Veljkovic and P. Magnin, "The AQUAS ECSEL Project," 2018 21st Euromicro Conference on Digital System Design (DSD), Prague, 2018, pp. 592-599.
[IC.79] Zaid Al-Ars, Twan Basten, Ad de Beer, Marc Geilen, Dip Goswami, Pekka Jääskeläinen, Jiří Kadlec, Marcos Martinez de Alejandro, Francesca Palumbo, Geran Peeren, Luigi Pomante, Frank van der Linden, Juka Saarinen, Tero Säntti, Carlo Sau, and Maria Katiuscia Zedda. 2019. The FitOptiVis ECSEL project: highly efficient distributed embedded image/video processing in cyber-physical systems. In Proceedings of the 16th ACM International Conference on Computing Frontiers (CF '19). ACM, New York, NY, USA, 333-338.
[IC.80] Carlo Centofanti, Luigi Pomante and Marco Santic. A SaaS Framework, Composed of a Number of Remotely Accessible Testbeds and Related SW Tools, for Analysis, Design and Management of Low Data-Rate Wireless Personal Area Networks Based on IEEE 802.15.4. MECO/ECYPS 2019.
[IC.81] Paolo Giammatteo, Federico Fiordigigli, Luigi Pomante and Tania Di Mascio. Age & Gender Classifier for Edge Computing. MECO/ECYPS 2019.

Il sottoscritto autorizza il trattamento dei propri dati personali ai sensi della legge 675/96

[IC.82] Pedro Castillejo, Gorm Johansen, Baran Cürüklü, Sonia Bilbao-Arechabala, Roberto Fresco, Belén Martínez-Rodríguez, Luigi Pomante, José-Fernán Martínez-Ortega, Marco Santic. The AFARCLOUD ECSEL Project. Euromicro Conference on Digital System Design, August 2019.

[IC.83] E. Liotou, D. Tsolkas, S. Tennina, L. Pomante, G. Kalpaktsoglou, and N. Passas, "The CASPER project approach towards user-centric mobile networks", Euromicro Conference on Digital System Design, Chalkidiki, Greece, August 2019.

[IC.84] Vittoriano Muttillo, Luigi Pomante, Patricia Balbastre, Josè Simò, Alfons Crespo. HW/SW Co-Design Framework for Mixed-Criticality Embedded Systems considering Xtratum-based SW Partitions. Euromicro Conference on Digital System Design, August 2019.

[IC.85] Muttillo, V., Giammatteo, P., Fiorilli, G., Pomante, L. An OpenMP Parallel Genetic Algorithm for Design Space Exploration of Heterogeneous Multi-processor Embedded Systems (PARMA-DITAM 2020), ACM International Conference Proceeding Series, 2020.

[IC.86] Pomante, L., Romano, F., Serri, P. Ada Ravenscar Profile and C language: Rules Porting and Compatibility Checks Automation. 9th Mediterranean Conference on Embedded Computing, MECO 2020. (*)

[IC.87] Muttillo, M., Muttillo, V., Pomante, L., Pantoli, L. A Low Cost and Flexible Power Line Communication Sensory System for Home Automation. 2020 IEEE International Workshop on Metrology for Industry 4.0 and IoT, MetroInd 4.0 and IoT 2020.

[IC.88] G. D'Andrea and L. Pomante, "Design for ReConfigurability: An Electronic System Level Methodology to Exploit Reconfigurable Platforms," 2020 30th International Conference on Field-Programmable Logic and Applications (FPL), Gothenburg, Sweden, 2020, pp. 355-356.

[IC.89] Tiberti, W., Carmenini, A., Pomante, L., Cassioli, D. A Lightweight Blockchain-based Technique for Anti-Tampering in Wireless Sensor Networks (2020). Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217869, pp. 577-582.

[IC.90] Pomante, L., Pugliese, M., Bozzi, L., Tiberti, W., Grimani, D., Santucci, F. SEAMLESS Project: Development of a Performing Secure Platform for IEEE 802.15.4 WSN Applications. (2020) Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217831, pp. 588-595.

[IC.91] Muttillo, V., Valente, G., Pomante, L., Posadas, H., Merino, J., Villar, E. Run-Time Monitoring and Trace Analysis Methodology for Component-based Embedded Systems Design Flow. (2020) Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217797, pp. 117-125.

[IC.92] Lojo, A., Rubio, L., Ruano, J.M., Di Mascio, T., Pomante, L., Ferrari, E., Vega, I.G., Gurkaynak, F.K., Esnaola, M.L., Orani, V., Abella, J. The ECSEL FRACTAL Project: A Cognitive Fractal and Secure edge based on a unique Open-Safe-Reliable-Low Power Hardware Platform. (2020) Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217800, pp. 393-400.

[IC.93] Barbosa, R., Basagiannis, S., Giantamidis, G., Becker, H., Ferrari, E., Jahic, J., Kanak, A., Esnaola, M.L., Orani, V., Pereira, D., Pomante, L., Schlick, R., Smrcka, A., Yazici, A., Folkesson, P., Sangchoolie, B. The VALU3S ECSEL Project: Verification and Validation of Automated Systems Safety and Security. (2020) Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217663, pp. 352-359.

[IC.94] Pomante, L., Palumbo, F., Rinaldi, C., Valente, G., Sau, C., Fanni, T., Linden, F.V.D., Basten, T., Geilen, M., Peeren, G., Kadlec, J., Jaaskelainen, P., Martinez, M., Saarinen, J., Santti, T., Zedda, M.K., Sanchez, V., Goswami, D., Al-Ars, Z., Beer, A.D. Design and management of image processing pipelines within CPS: 2 years of experience from the FitOptiVis ECSEL Project. (2020) Proceedings - Euromicro Conference on Digital System Design, DSD 2020, art. no. 9217819, pp. 378-385.

[IC.95] G. Valente, T. Di Mascio, L. Pomante and V. Stoico, "An ESL Methodology for HW/SW Co-Design of Monitorable Embedded Systems: the "Design for Monitorability" Project - Work-in-Progress," 2020 International Conference on Hardware/Software Codesign and System Synthesis (CODES+ISSS), Singapore, 2020, pp. 40-42. (*)

[IC.96] Di Frischia, S., Giammatteo, P., Angelini, F., Spizzichino, V., De Santis, E. & Pomante, L. 2020, "Enhanced Data Augmentation using GANs for Raman Spectra Classification", Proceedings - 2020 IEEE International Conference on Big Data, Big Data 2020, pp. 2891.

[IC.97] D'Andrea, G., Valente, G., Pomante, L. & Di Mascio, T. 2021, "An investigation of dynamic partial reconfiguration offloading in hard real-time systems", Proceedings - 2021 24th Euromicro Conference on Digital System Design, DSD 2021, pp. 192. (*)

[IC.98] Pressel, K., Moser, J., Rzepka, S., Brinkfeldt, K., Zhao, S., van Driel, W., Giammatteo, P., Bulut, B., Soyturk, M. & Pomante, L. 2021, "The H2020-ECSEL project “IREL40” (Intelligent Reliability 4.0)", Proceedings - 2021 24th Euromicro Conference on Digital System Design, DSD 2021, pp. 311.

[IC.99] Caruso, F., T. Di Mascio, S. Peretti, L. Pomante, and G. Valente. 2022. MONICA “On-the-job” technology-enhanced learning environment: An empirical evaluation. Lecture Notes in Networks and SystemsVolume 326, Pages 54 - 642022 11th International Conference on Methodologies and Intelligent Systems for Technology Enhanced Learning, MIS4TEL 2021.

[IC.100] F. Caruso et al., "Sentient Spaces: Intelligent Totem Use Case in the ECSEL FRACTAL Project," 2022 25th Euromicro Conference on Digital System Design (DSD), Maspalomas, Spain, 2022, pp. 741-747.

[IC.101] Cortellessa, V., Pomante, L., Stoico, V. 2023, "From UML/MARTE Specifications to ESL HW/SW Co-Design: Early Functional Verification and Timing Validation", ICPE 2023 - Companion of the 2023 ACM/SPEC International Conference on Performance Engineering.

[IC.102] Stoico V., Cortellessa V., Malavolta I., Di Pompeo D., Pomante L., Lago P. “An Approach Using Performance Models for Supporting Energy Analysis of Software Systems”, (EPEW 2023) Lecture Notes in Computer Science (including subseries Lecture Notes in Artificial Intelligence and Lecture Notes in Bioinformatics), 14231 LNCS, pp. 249 – 263.

[IC.103] L. Fazzini, L. Pomante, M. Santic. An all-digital hardware monitoring system at run-time to improve the reliability of electronic devices. European Conference on Safety and Reliability (ESREL) 2023.

[IC.104] Santic M., Pomante L., Fazio U., Fucci L. “Wheelchair Embedded Device for Road Surface Classification and Obstacle Detection”, 13th Mediterranean Conference on Embedded Computing, MECO 2024.

[IC.105] Galassi A., Pomante L., Nardocci V. “Application of a system-level HW/SW co-design methodology to an industrial embedded system”, 13th Mediterranean Conference on Embedded Computing, MECO 2024.

[IC.106] A.A.V.V. Trusted SMEs for Sustainable Growth of Europeans Economical Backbone to Strengthen the Digital Sovereignty: The KDT Resilient Trust Project (2024) Proceedings - 2024 27th Euromicro Conference on Digital System Design, DSD 2024.

[IC.107] Muttillo V., Stoico V., Santic M., Valente G., Pomante L., Frigioni D. SLIDE-x-ML: System-Level Infrastructure for Dataset E-xtraction and Machine Learning Framework for High-Level Synthesis Estimations (2024) Proceedings - IEEE International Conference on Computer Design: VLSI in Computers and Processors, pp. 616 – 619.

[IC.108] Comai S., Lambruschi M., Ravasio F., Masciadri A., Pomante L., Salice F. Enhancing Bed Safety: Monitoring Sleeping Positions, Bed-Exits, and Falls Using Grid-EYE Infrared Array Sensors (2024) Lecture Notes in Networks and Systems, 1212 LNNS, pp. 418 – 430.

[IC.109] Rinaldi C., Pomante L., Maggioni E., Campi A. BLE-Based Chair Occupancy Detection: A Low-Energy Approach for Smart Care (2024) Lecture Notes in Networks and Systems, 1212 LNNS, pp. 805 – 816.

[IC.110] V. Muttillo, V. Stoico, G. Valente, M. Santic, L. Pomante and D. Frigioni. System-Level Timing Performance Estimation Based on a Unifying HW/SW Performance Metric. PARMA-DITAM 2025.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE – POSTER

(*) Lavori presentati personalmente

[IC.111] Con F. Graziosi, L. Imbriglio. “Application-Specific System-Level Design Space Exploration for Heterogeneous Multiprocessor Embedded Platforms”. *DATE’09 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster)*, Nizza, Aprile 2009. (*)

[IC.112] Con P. Di Felice. “Ad-hoc Architectures for modern DBMS: a HW/SW Co-Design Approach”. *DATE’09 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster),* Nizza, Aprile 2009. (*)

[IC.113] “Dedicated Architectures for Scientific Computing: an HW/SW Co-Design Approach”. *DATE’11 Workshop on Design Methods and Tools for FPGA-based Acceleration of Scientific Computing* (Poster), Grenoble, Marzo 2011.

[IC.114] "System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems". *DATE'11 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster)*, Grenoble, Marzo 2011.

[IC.115] "System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems". *2nd Workshop on Design Tools and Architectures for Multi-Core Embedded Computing Platforms (DITAM'2013, Poster)*, Berlino, Gennaio 2013.

[IC.116] Con M. Pennese, C. Rinaldi. M. Santic. "The Crazy Square: an Interactive Music Learning Environment for Digital Natives". *10th International Symposium on Computer Music Multidisciplinary Research*, Marsiglia, Ottobre 2013.

[IC.117] Con D. Andreetti, F. Federici, V. Muttillo, D. Pascucci, G. Valente. "Analysis of paravirtualization tools supporting isolation in multicore, mixed-criticality aerospace systems". *HIPEAC Conference*, Praga, Gennaio 2016.

[IC.118] Con F. Federici, V. Muttillo, L. Pomante, P. Serri, G. Valente. A Model-Based ESL HW/SW Co-Design Framework for Mixed Criticality Systems. CPSWeek2016 (EMC2 Summit).

[IC.119] Con F. Federici, V. Muttillo, L. Pomante, G. Valente, D. Andreetti, D. Pascucci. Implementing mixed-critical applications on next generation multicore aerospace platforms. CPSWeek2016 (EMC2 Summit).

[IC.120] V. Muttillo, G. Valente, and L. Pomante, "Criticality-driven Design Space Exploration for Mixed-Criticality Heterogeneous Parallel Embedded Systems", In Proceedings of the 9th Workshop and 7th Workshop on Parallel Programming and RunTime Management Techniques for Many-core Architectures and Design Tools and Architectures for Multicore Embedded Computing Platforms (PARMA-DITAM '18). ACM, New York, NY, USA, 2018, pp. 63-68. https://dl.acm.org/citation.cfm?id=3183782.

[IC.121] V. Muttillo, G. Valente and L. Pomante, "Criticality-aware Design Space Exploration for Mixed-Criticality Embedded Systems", In Proceedings of the 9th ACM/SPEC on International Conference on Performance Engineering (ICPE '18), ACM, New York, NY, USA, 2018. https://dl.acm.org/citation.cfm?id=3185769.

[IC.122] V. Muttillo, G. Valente and L. Pomante, "Design Space Exploration for Mixed-Criticality Embedded Systems Considering Hypervisor-Based SW Partitions," 2018 21st Euromicro Conference on Digital System Design (DSD), Prague, 2018, pp. 740-744.

[IC.123] Giacomo Valente, Federica Caruso, Luigi Pomante, Tania Di Mascio. Monica - On-chip Monitoring Systems Characterization. Design Automation Conference (DAC) - IP and Embedded Systems Track, 2021.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE – DEMO PAPER

(*) Lavori presentati personalmente

[IC.124] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Localization, tracking, and automatic personal identification in GPS-denied environments: a solution based on a wireless biometric badge", *5th ICST/IEEE/ACM TridentCom (Demo Paper)*, Washington DC (USA), Aprile 2009. (*)

[IC.125] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Integrated GPS-denied Localization, Tracking and Automatic Personal Identification". *7th ACM Conf. on Embedded Networked Sensor Systems (SenSys 2009, Demo Paper)*, Berkeley (California), Novembre 2009.

[IC.126] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Distributed Localization, Tracking, and Automatic Personal Identification: A Solution based on a Wireless Biometric Badge". *4th ACM Int.Workshop on Wireless Network Testbeds, Experimental Evaluation and Characterization (Demo Paper)*, Pechino, Settembre 2009. (*)

[IC.127] Con C. Rinaldi, F. Graziosi. "RF Sounding: listening the cellphone", *7th International Symposium on Computer Music Modeling and Retrieval (Demo Paper)*. Malaga (Spagna), Giugno 2010. (*)

[IC.128] Con C. Rinaldi, R. Alesii, F. Graziosi. "RF Sounding". *8th ACM Conference on Embedded Networked Sensor Systems (Demo Paper)*. Zurigo, Novembre 2010.

[IC.129] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Automatic Personal Identification System for Security in Critical Services - A Case Study", *9th ACM Conf. on Embedded Networked Sensor Systems (SenSys 2011, Demo Paper)*, Seattle, Novembre 2011.

[IC.130] Con S. Marchesani, F. Santucci, M. Pugliese. "A Cryptographic Scheme for Real-World Wireless Sensor Networks Applications". *ACM/IEEE 4th International Conference on Cyber-Physical Systems (Demo Paper)*, Philadelphia, Aprile 2013.

[IC.131] Con D. Cassioli, A. Di Marco, C. Rinaldi, S. Pace, F. Gallo. “VISION: Video-oriented UWB-based Intelligent Ubiquitous Sensing - Demo of the Video-oriented Intelligent Sensing”. *International Conference on Sensor Networks*, Febbraio 2015.

[IC.132] Con G. Valente, V. Muttillo, F. Federici, M. Faccio. “4-LOOP: 4-core Leon3 with Linux operating system, OpenMP library and hardware profiling system”. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, Marzo 2015.

[IC.133] Con F. Federici, G. Valente, V. Muttillo, A. Moro. “WHICH: Watch over Heterogeneous Multicore ICs to Diagnose Harmful Stalls”. *IEEE 1st International Forum on Research and Technologies for Society and Industry Leveraging a better tomorrow (RTSI) - Exhibition*, Settembre 2015. (*)

[IC.134] Con G. Valente, V. Muttillo, A. Bufalino, M. Faccio, F. Federici. “A-LOOP - AMP system: 2-cores ARM Cortex A9/Linux OS and 4-cores Leon3/Linux OS, OpenMP library and Hardware Profiling system. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2016.

[IC.135] Con G. Valente, A. Bufalino, V. Muttillo, M. Faccio, F. Federici. “AIPHS: AdaptIve Profiling Hardware Sub-system”. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2016.

[IC.136] Con M. Santic, W. Tiberti, C. Centofanti, L. Di Giuseppe. “LabSmiling: a framework, composed of a remotely accessible testbed and related SW tools, for analysis and design of low data-rate wireless personal area networks based on IEEE 802.15.4”. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2017.

[IC.137] Con G. Valente, V. Muttillo, E. Incerto, D. Di Pompeo, L. Ciambrone. “A System-Level Methodology for HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems”. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2017. (*)

[IC.138] Con G. Valente, M. Faccio, V. Muttillo. “F-OMP: A Feedback monitoring infrastructure for OpenMP on embedded systems”. *Conference on Design and Automation (DAC) - University Booth*, 2017.

[IC.139] Federica Caruso, Tania Di Mascio, Alessandro D'Errico, Marco Pennese, Luigi Pomante, Claudia Rinaldi and Marco Santic. Crazy Square. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2019.

[IC.140] Luigi Pomante, Vittoriano Muttillo, Marco Santic and Emilio Incerto. HEPSYCODE-MC: ELECTRONIC SYSTEM-LEVEL METHODOLOGY FOR HW/SW CO-DESIGN OF MIXED-CRITICALITY EMBEDDED SYSTEMS. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2019.

[IC.141] Carlo Centofanti, Luigi Pomante, Marco Santic and Walter Tiberti. LABSMILING: A SAAS FRAMEWORK, COMPOSED OF A NUMBER OF REMOTELY ACCESSIBLE TESTBEDS AND RELATED SW TOOLS, FOR ANALYSIS, DESIGN AND MANAGEMENT OF LOW DATA-RATE WIRELESS PERSONAL AREA NETWORKS BASED ON IEEE 802.15.4. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2019.

[IC.142] Gabriella D'Andrea, Tania Di Mascio, Luigi Pomante and Giacomo Valente. MECO: AN AUTONOMIC MANAGER FOR EDGE-COMPUTING PLATFORMS. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2019.

[IC.143] Walter Tiberti and Luigi Pomante. TINYWIDS: A INTRUSION DETECTION SYSTEM FOR WIRELESS SENSOR NETWORKS. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2019.

[IC.144] Giacomo Valente, Tiziana Fanni, Carlo Sau, Claudio Rubattu, Francesca Palumbo and Luigi Pomante. JOINTER: Joining Flexible Monitors with Heterogeneous Architectures. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2020.

[IC.145] Vittoriano Muttillo, Luigi Pomante, Giacomo Valente, Hector Posadas, Javier Merino, and Eugenio Villar. RUMORE: A Framework For Runtime Monitoring And Trace Analysis For Component-Based Embedded Systems Design Flow. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2020.

[IC.146] Giacomo Valente, Tiziana Fanni, Carlo Sau, Claudio Rubattu, Francesca Palumbo and Luigi Pomante. JOINTER: Joining Flexible Monitors with Heterogeneous Architectures. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2021.

CONFERENZE NAZIONALI

[NC.1] Con F. Graziosi, C. Rinaldi. "RF Sounding". *Congresso AICA*. L'Aquila, Ottobre 2010.

[NC.2] Con F. Santucci, M. Pugliese. "A Comprehensive Cross-Layer Framework for Secure Monitoring Applications based on Wireless Sensor Networks". *Congresso AICA*. L'Aquila, Settembre/Ottobre 2010.

[NC.3] Con F. Santucci, M. Pugliese. "Optimal Wireless Sensor Networks Topologies for the support of Mobile Agent-based Monitoring and Alerting Applications". *Congresso AICA*. L'Aquila, Settembre/Ottobre 2010.

TESI

[TH.1] "La qualità dei dispositivi Con proprietà di autodiagnosi: una metodologia di valutazione innovativa", Tesi di Laurea, Politecnico di Milano - DEI, Milano 1998.

[TH.2] "Co-Simulazione HW/SW a livello di sistema", Tesi di Master, XIº Master IT, Centro CEFRIEL, Milano 1999.

[TH.3] "System-Level Co-Design of Heterogeneous Multiprocessor Embedded Systems", Tesi di Dottorato, Politecnico di Milano – DEI, Milano 2002.

ALTRO

[RP.1] "An overview of parallel-embedded architectures for real-time applications", *Rapporto Interno No. 2000.25*, Politecnico di Milano – DEI, Milano 2000.

[RP.2] "System Level Concurrent Error Detection", *Rapporto Interno No. 2001.62*, Politecnico di Milano – DEI, Milano 2001.

[RP.3] Con W. Fornaciari. "SystemC+: Generic Class Library User Guide", *IST Project N. 1999-11476 - Odette*, http://odette.offis.de/.

[RP.4] Con P. Di Felice, "Integration of spatial data types and operators into relational DBMSs: a survey", *Rapporto Interno R.06-84*, Università dell'Aquila-DIEI, 2006.

[RP.5] Con P. Di Felice, Carlo Brandolese, Daniele Scarpazza, "Parsing SystemC: an open-source, easy to extend parser", *Rapporto Interno R.06-85*, Università dell'Aquila, 2006.

RICONOSCIMENTI

[AW.1] La *Generic Class Library* sviluppata nell'ambito del progetto ODETTE [EP.17] è stata inserita dall'OSCI (*Open SystemC Initiative*) nell'area pubblica del *Synthesis Working Group* (SWG-2003).

[AW.2] L'idea progettuale "La Casa Attiva", alla quale ho contribuito come membro del gruppo proponente, è risultata vincitrice alla *Business Plan Competition* dell'Università dell'Aquila (II^ edizione - 2012).

[AW.3] Il progetto Artemis PRESTO [EP.15], di cui sono stato responsabile tecnico-scientifico per il DEWS e coordinatore del cluster nazionale, è stato insignito dell'*Artemis Recognition Certificate 2015*.

[AW.4] L'articolo [IC.73] è stato insignito del titolo *Best Paper Award*.

[AW.5] Il poster [IC.111] è stato insignito del titolo *Best Poster Award*.

[AW.6] L'articolo [IC.84] è stato insignito dell'*Outstanding Paper Award*.

[AW.7] L'articolo [IC.104] è stato insignito del titolo *Best Paper Award*.

[AW.8] Una proposta di collaborazione di ricerca con il Prof. E.A. Lee presso UC Berkeley è stata selezionata per il finanziamento nel contesto del progetto europeo DISCOVER-US (1st call - 2024).

Abilitazione alla professione di ingegnere (1998)

- *Politecnico di Milano*

Vincitore *Business Plan Competition* (2012)

Università degli Studi dell'Aquila

In collaborazione con “La Casa Attiva - Società di Ingegneria” (http://www.lacasaattiva.it/) è risultato vincitore della “Business Plan Competition (II[a] edizione - 2012)”, organizzata dall’Università degli Studi dell’Aquila, con il supporto della Regione Abruzzo, e finalizzata alla diffusione della cultura dell'innovazione grazie ad idee imprenditoriali ad elevato contenuto tecnologico.

Abilitazione Scientifica Nazionale – Settore IINF/05-a (ex ING-INF/05) - Seconda fascia (ottenuta in data 17/12/2023)