

Pomante Luigi

Curriculum Vitae (aggiornato al 14/07/2018)

INFORMAZIONI GENERALI

Nome e Cognome: Luigi Pomante
Data e luogo di nascita: 01/10/1972, Giulianova (TE)
Nazionalità: italiana
Residenza: Giulianova (TE)
Contatti: 3207745347, luigi@pomante.net, www.pomante.net

ATTIVITÀ PRINCIPALI

da novembre 2015

Ricercatore a Tempo Determinato (Tipo A – Gelmini)

- *Università degli Studi dell'Aquila*
 - o *Dipartimento di Ingegneria e Scienze dell'Informazione e Matematica (DISIM)*
 - o *Centro di Eccellenza per la Ricerca DEWS*
 - *Architecture and Design of Embedded controllers, Wireless interconnect and System-on-chip*

da marzo 2015 a ottobre 2015

Assegno di ricerca

- *Università degli Studi dell'Aquila - DISIM*

da novembre 2008 a gennaio 2015

Ricercatore a Tempo Determinato (Moratti)

- *Università degli Studi dell'Aquila - DEWS*

da maggio 2008 a ottobre 2008

Assegno di ricerca

- *Università degli Studi dell'Aquila - DEWS*

dal 1999

Consulente per ricerca, sviluppo e innovazione

- gennaio 2006 - dicembre 2013: *WEST Aquila S.r.l.*
 - o *Wireless Embedded Systems Technologies c/o Università degli Studi dell'Aquila*
- gennaio 2006 - aprile 2008: *Università degli Studi dell'Aquila - DEWS*
- luglio - dicembre 2005: *Università degli Studi dell'Aquila*
 - o *Dipartimento di Ingegneria Elettrica e dell'Informazione (DIEI)*
- luglio 1999 - giugno 2005: *Politecnico di Milano*
 - o *Centro di Eccellenza per Ricerca e Formazione CEFRIEL*

Docente

- *Politecnico di Milano, Università degli Studi dell'Aquila, CEFRIEL, Formazione Industriale*

Tutor, Relatore e Correlatore per tesi di Master, di Laurea e di Dottorato

- *Politecnico di Milano, CEFRIEL, Università degli Studi dell'Aquila*

2002 (A.A. 2000/2001)

Dottorato di Ricerca in Ingegneria Informatica e Automatica

- *Politecnico di Milano*

1999 (A.A. 1998/1999)

Master di II° livello in *Information Technology*

- *Politecnico di Milano - CEFRIEL*

1998 (A.A. 1996/1997)

Laurea in Ingegneria Informatica e Automatica

- *Politecnico di Milano*

2002 (A.A. 2000/2001)

Dottorato di Ricerca in Ingegneria Informatica e Automatica

- *Politecnico di Milano (Dipartimento di Elettronica e Informazione, DEI)*

Tesi: “*System-Level Co-Design of Heterogeneous Multiprocessor Embedded Systems*”

Il lavoro di tesi [TH.3] si colloca nell'ambito dello sviluppo di modelli, metodologie e strumenti per la progettazione concorrente di sistemi dedicati eterogenei, con eventuali vincoli di tempo reale, implementati basandosi su architetture multiprocessore eterogenee.

In questo scenario lo sforzo nella ricerca è stato focalizzato nelle seguenti direzioni.

- Analisi e definizione di rappresentazioni di progetto adatte a catturare la descrizione a livello di sistema e ad essere rifinite, o trasformate, durante il flusso di progetto.
- Sviluppo di modelli, metodologie e strumenti per l'analisi delle specifiche e la stima, a livello di sistema, delle prestazioni.
- Sviluppo di metodologie e strumenti per l'analisi delle diverse alternative di partizionamento.
- Sviluppo di metodologie e strumenti di co-simulazione per l'analisi, a livello di sistema, di correttezza e prestazioni.

Lo studio di tali problematiche ha consentito di mettere a punto strumenti di supporto (implementati in C e C++) orientati ai livelli più alti del flusso di progetto.

1999 (A.A. 1998/1999)

Master in Information Technology

(100/100 L)

(dal 2002 Master di II° Livello del Politecnico di Milano)

- *CEFRIEL (Area Electronic Design Automation, EDA)*

Tesi: “*Co-Simulazione HW/SW a livello di sistema*”

Il lavoro svolto [TH.2] consiste in un'attività di manutenzione adattativa e perfetta di un simulatore di sistemi dedicati descritti con un linguaggio di specifica a livello di sistema. Il prodotto in questione (implementato in C++) permette di effettuare simulazioni di sistemi digitali descritti utilizzando il linguaggio OCCAM. Tale linguaggio permette la descrizione comportamentale di sistemi digitali complessi e la specifica degli eventuali vincoli ai quali questi devono sottostare. La simulazione a livello di sistema risulta vantaggiosa per verificare la correttezza funzionale del sistema e per esplorare lo spazio delle soluzioni relativamente al problema del partizionamento hardware/software.

1998 (A.A. 1996/1997)

Laurea in Ingegneria Informatica e Automatica

(83/100)

Indirizzo/Orientamento: Applicazioni e Sistemi Informatici/Sistemi di Elaborazione

- *Politecnico di Milano (Dipartimento di Elettronica e Informazione, DEI)*

Tesi: “*La qualità dei dispositivi con proprietà di autodiagnosi: una metodologia di valutazione innovativa*”

La tesi svolta [TH.1] propone una cifra di merito per la valutazione della qualità di dispositivi combinatori *Totally Self-Checking* (e il relativo strumento che ne permette il calcolo, implementato in C). La funzione proposta considera fattori che permettono di poter effettuare un confronto tra diverse strategie di implementazione. Inoltre, sulla base delle valutazioni fornite dalla funzione stessa, la tesi propone una metodologia di modifica che consente di intervenire su dispositivi *Totally Self-Checking* migliorandone la qualità.

1991 (A.A. 1990/1991)

Diploma di Maturità Tecnica in Informatica Industriale

(58/60)

- *I.T.I.S. “G. e M. Montani” di Fermo (AP)*

PRESSO UNIVERSITÀ

da A.A. 2015-2016

Embedded Systems – Titolare

CDL in Ing. Telecomunicazioni, Automatica e Informatica, Università degli Studi dell'Aquila

A.A. 2015-2016

Embedded Systems – Titolare

CDL in Ing. Telecomunicazioni e Automatica, Università degli Studi dell'Aquila

A.A. 2014-2015

Sistemi Embedded – Titolare

CDL in Ing. Telecomunicazioni e Automatica, Università degli Studi dell'Aquila

da A.A. 2012-2013 a A.A. 2013-2014

Sistemi Embedded – Titolare

CDL in Ing. Telecomunicazioni, Università degli Studi dell'Aquila

da A.A. 2008-2009 a A.A. 2011-2012

Sistemi Embedded – Co-Titolare

CDL in Ing. Telecomunicazioni, Università degli Studi dell'Aquila

A.A. 2007-2008

Sistemi Embedded, Networked Embedded Systems, Middleware

(Co-Titolare di tre moduli didattici)

Master in "Tecnologie, Applicazioni e Servizi in Reti Radio Eterogenee"

(Master di II° livello dell'Università degli Studi dell'Aquila)

da A.A. 2005-2006

Seminari didattici su *Wireless Sensor Networks* in vari CDL e Master

Università degli Studi dell'Aquila

da A.A. 2003-2004 a A.A. 2004-2005

Informatica B – Titolare

CDL in Ing. Elettrica, Politecnico di Milano

Informatica Industriale – Titolare

CDL in Ing. dell'Automazione, Politecnico di Milano

CDL in Ing. Informatica, Elettronica e delle Telecomunicazioni, Politecnico di Milano

A.A. 2000-2001

Architetture dei Calcolatori e Sistemi Operativi - Docente

Master in Convergenza e Società dell'Informazione, Politecnico di Milano (Poliedra)

Master in Convergenza e Società dell'Informazione (Modalità FAD), Politecnico di Milano (METID-Poliedra)

da A.A. 1999-2000 a A.A. 2003-2004

Informatica 1, 2, A, B e Fondamenti - Esercitatore

Sistemi Operativi 1 e 2 - Esercitatore

Calcolatori Elettronici – Esercitatore

Informatica Industriale - Esercitatore

Vari CDL, Politecnico di Milano

A.A. 1998-1999

Fondamenti di Informatica - Tutor

Vari CDL, Politecnico di Milano

ESPERIENZE DIDATTICHE

PRESSO IL CEFRIEL

NELL'AMBITO DEL MASTER DI II° LIVELLO IN INFORMATION TECHNOLOGY

da 2003 a 2005

Progettazione VLSI: Introduzione al SystemC - *Docente*

da 2001 a 2003

Il sistema operativo UNIX - *Docente*

da 1999 a 2001

Architettura dei Calcolatori e Sistemi Operativi - *Docente*

CORSI DI FORMAZIONE FSE/IFTS

da 1999 a 2002

Architettura dei Calcolatori e Sistemi Operativi – *Docente*

Presso EMIT (Milano) e Fondazione Clerici (Abbiategrasso, MI)

FORMAZIONE INDUSTRIALE

2014/2015

Sistemi Embedded

Corsi di formazione abbinati alle di borse ricerca ERBOR AQ (Università degli Studi dell'Aquila)

2014

Architetture avanzate di elaborazione

Thales Italia , Chieti Scalo (CH)

2007

Operatore EDP - *Docente*

SDI S.r.l., Giulianova (TE)

2005

Introduzione ai Sistemi CAD - *Docente*

Sviluppo Italia Abruzzo (Modalità FAD), Mosciano S. Angelo (TE)

2004

Introduzione ai Sistemi Operativi e Linux - *Docente*

Asystel S.p.A.(Milano)

Siemens S.p.A (Milano)

2002-2003

Programmazione in C++ - *Docente*

Siemens S.p.A (Milano).

Ciaolab S.p.A. (Milano)

Introduzione

L'attività di ricerca da me svolta dal 1998 ad oggi ha affrontato principalmente tematiche nell'ambito dell'analisi e della progettazione concorrente a livello di sistema (HW/SW) di sistemi dedicati (in particolare di tipo *embedded*), e nell'ambito delle metodologie di analisi e sviluppo di tali sistemi, con particolare riferimento alle implementazioni basate su architetture parallele (multi-core, multi-processore e *network-on-chip*). Di recente, l'attività considera anche le problematiche relative ai cosiddetti sistemi a criticità mista. Altri settori di ricerca affrontati riguardano l'analisi e la progettazione a livello di sistema dei sistemi digitali affidabili (in particolare rispetto alle proprietà di autodiagnosi), le metodologie per la stima e l'ottimizzazione della potenza dissipata dal software, la definizione e lo sviluppo di piattaforme e *middleware* per reti di sensori *wireless*.

1. Progettazione HW/SW concorrente di sistemi dedicati paralleli eterogenei

L'attività di ricerca, iniziata come attività di master e poi svolta principalmente come tema maggiore di dottorato, riguarda principalmente l'analisi e lo sviluppo di modelli, metodologie e strumenti SW volti alla specifica, validazione, analisi e sintesi di sistemi dedicati (in particolare di tipo *embedded*). Lo studio di tali problematiche e lo sviluppo di soluzioni atte a risolverne i principali aspetti hanno mirato alla messa a punto di strumenti di supporto alla progettazione, orientati ai livelli più alti del flusso di progetto. L'interesse è stato inizialmente rivolto a sistemi dedicati monoprocesso, focalizzandosi sulla co-simulazione HW/SW a livello di sistema [TH.2]. In seguito l'attività è proseguita con l'obiettivo di estendere il flusso di progetto preesistente ai sistemi dedicati multiprocessore eterogenei [RP.1] [TH.3] e prosegue tuttora con l'obiettivo di considerare architetture parallele multicore, multiprocessore e basate su *network-on-chip*. I principali risultati ottenuti sono relativi a tutti i passi del flusso: cattura delle specifiche [IC.12] [IC.18] [RP.5], analisi delle caratteristiche e stima delle prestazioni [IC.7], partizionamento HW/SW [IC.2] [IC.11] [IC.22] [IC.28] [IC.34] [IC.37] [IC.38] [IC.80] [IC.81] [IC.78] [IC.82] [JR.4] [JR.8] [JR.9] e co-simulazione HW/SW [IC.5] [IC.44] [JR.1] [JR.10]. Di recente l'attività si è concentrata nel contesto dei progetti PRESTO [EP.9] e CRAFTERS [EP.1] e, in particolare nell'ambito del progetto EMC2 [EP.1], ha cominciato ad affrontare le problematiche dei sistemi a criticità mista, sia multi-core (tramite le tecnologie degli *hypervisor*) sia basati su *network-on-chip* [IC.42] [IC.43] [IC.45] [IC.49] [IC.97]. Infine, l'attività di ricerca ha affrontato anche il problema dello sviluppo di metodologie e strumenti per l'analisi e la definizione di architetture HW/SW dedicate all'esecuzione di DBMS [IC.19] [IC.21] [IC.26] [IC.78] [RP.4] [JR.6].

2. Stima e ottimizzazione di potenza del software

L'attività di ricerca ha affrontato il problema dello sviluppo di metodologie, modelli e strumenti SW per lo sviluppo e la valutazione delle caratteristiche del software per sistemi dedicati. In particolare, sono stati considerati gli aspetti relativi alla valutazione delle prestazioni in termini di tempo di esecuzione e di dissipazione di potenza. Queste analisi hanno portato allo sviluppo di modelli originali e di strumenti di stima automatici. La parte più consistente di tutta l'attività è stata lo studio del problema della stima della dissipazione di potenza del software. In tale ambito la ricerca ha portato allo sviluppo di una metodologia completa, basata su differenti livelli di astrazione (sorgente, pseudo-assembly e codice macchina) [IC.3]. In seguito, il lavoro si è concentrato a livello di sistema operativo [IC.20] [JR.5] con l'obiettivo di studiare e modificare alcuni componenti del S.O. in modo da ottimizzare la dissipazione di potenza delle applicazioni SW, dei dispositivi di I/O e del sistema operativo stesso.

3. Analisi della qualità di dispositivi con proprietà di autodiagnosi

L'attività di ricerca, iniziata nell'ambito della tesi di laurea [TH.1], ha proposto una cifra di merito innovativa per la valutazione della qualità di dispositivi combinatori *Totally Self-Checking*. La funzione proposta considera un insieme fattori che permette di poter effettuare un confronto tra diverse strategie di implementazione. In particolare la funzione si basa sulla valutazione della probabilità che le ipotesi di base delle metodologie progettazione *Totally Self-Checking* siano soddisfatte durante il normale funzionamento del dispositivo. Inoltre, sulla base delle valutazioni fornite dalla funzione stessa è stata proposta una metodologia di modifica che consente di intervenire su dispositivi *Totally Self-Checking* migliorandone la qualità [IC.1] [JR.3].

4. Rilevazione concorrente degli errori a livello di sistema

L'attività di ricerca, svolta inizialmente nell'ambito del secondo tema minore di dottorato [RP.2], ha affrontato il problema della rilevazione degli errori a livello di sistema in modo concorrente all'esecuzione delle funzionalità principali. Nel caso in cui si tratti di applicazioni critiche, come ad esempio i sistemi di controllo, la rilevazione dell'errore in modo concorrente è l'unica soluzione praticabile. Per questioni che riguardano sia la rapidità con cui un prodotto deve essere realizzato che la complessità dei dispositivi stessi, le metodologie di progetto si sono elevate al livello di sistema dove gli aspetti relativi all'affidabilità del sistema sono tipicamente trascurati e demandati ai livelli inferiori. Siccome l'inserimento e l'utilizzo di strategie di verifica concorrente impattano sia sulle prestazioni sia sulla realizzazione è stato obiettivo principale di questo lavoro proporre una soluzione a questo problema tenendo conto che anche l'affidabilità del sistema può essere un vincolo di progetto. I principali risultati ottenuti riguardano un insieme di metriche e metodologie [IC.6] [IC.8] tramite le quali è stato possibile delineare un flusso di progettazione concorrente HW/SW orientato all'affidabilità [IC.4] [IC.16] [IC.17] [JR.2].

5. Specifiche di sistema orientate agli oggetti

L'attività di ricerca, svolta inizialmente nell'ambito del progetto ODETTE [EP.11], ha riguardato lo sviluppo di una libreria di classi in *SystemC+* (un'estensione del SystemC) [RP.3] in grado di fornire un vasto insieme di elementi generici sintetizzabili e facilmente riutilizzabili per la specifica di sistemi dedicati nell'ambito del flusso di progetto SystemC+. La libreria si divide in quattro gruppi di elementi: *Data Containers*, *Interface Objects*, *Synchronization Objects* e *Objects for Computation* adatti a soddisfare svariate esigenze di progetto. I principali risultati ottenuti riguardano la possibilità di descrivere sistemi con specifiche ad alto livello di astrazione [IC.9][BK.2] rimanendo nell'ambito di un flusso di progetto che consente comunque di raggiungere i livelli più bassi per mezzo dei più comuni strumenti disponibili in commercio [IC.10] [IC.13] [IC.14] [IC.15] [AW.1].

6. Reti di sensori wireless

L'attività di ricerca affronta il problema dello sviluppo di piattaforme e middleware per reti di sensori wireless con l'obiettivo di fornire al sw di livello applicativo un supporto evoluto rispetto a quello offerto dai tradizionali sistemi operativi del settore. In particolare ci si è concentrati sulla gestione della eterogeneità HW/SW all'interno delle WSN [IC.27], sull'applicazione di operatori spaziali in ambito DBMS&WSN [IC.23][JR.7], su problematiche di controllo tramite WSN [IC.24] e sullo sviluppo di servizi avanzati (*Voice over WSN*, [IC.25] [IC.35] [BK.3], *Localization and Personal Identification* [IC.39] [IC.46] [IC.89] [IC.90] [IC.91] [IC.94] [BK.4] [BK.5], *Security* [IC.29] [IC.37] [BK.9] [IC.40] [IC.95] [NC.2] [NC.3] [BK.6] [JR.11], *Sounds Generation and Support to new arts* [IC.83] [IC.47] [IC.92] [IC.93] [NC.1] [BK.7] [BK.8] [BK.9], *Middleware* [IC.36] [IC.40] [BK.10] [IC.41] [IC.48] [IC.96]). Di recente il lavoro si è concentrato anche su metodologie e strumenti per lo sviluppo di WSN ([IC.30] [IC.31] [IC.32] [IC.33] con particolare attenzione alle problematiche dei progetti VISION [EP.1] e SMILING [OP.1].

[EP.1] **ECSEL-JU RIA-2017 – AFARCLOUD** [in corso]

Aggregate Farming in the Cloud

Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.2] **ECSEL-JU RIA-2017 – FITOPTIVIS** [in corso]

From the cloud to the edge - smart IntegraTion and OPTimization Technologies for highly efficient Image and Video processing Systems

Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.3] **ECSEL-JU RIA-2016 – MEGAM@RT2** [in corso]

MegaModelling at Runtime - scalable model-based framework for continuous development and runtime validation of complex systems

Co-titolare dei fondi e coordinatore del cluster nazionale

[EP.4] **ECSEL-JU RIA-2016 – AQUAS** [in corso]

Aggregated Quality Assurance for Systems

Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

[EP.5] **ECSEL-JU RIA-2015 – SAFECOP** [in corso]

Safe Cooperating Cyber-Physical Systems using Wireless Communication

WP leader, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

L'obiettivo del progetto è definire una metodologia per la garanzia della safety, una piattaforma di riferimento e a sviluppare i relativi strumenti SW per facilitare la certificazione di *cooperating cyber-physical systems* (CO-CPS) caratterizzati da uso di tecnologie wireless, stakeholder multipli, e ambiente operativo dinamico e poco prevedibile.

[EP.6] **H2020-MSCA-RISE-2014 – CASPER** [in corso]

User-centric Middleware Architecture for Advanced Service Provisioning in Future Networks

Responsabile di deliverable, responsabile tecnico-scientifico per il DEWS e titolare dei fondi

L'obiettivo del progetto è sviluppare meccanismi per il monitoraggio, la stima e la gestione della QoE in sistemi Cloud/IoT che forniscono servizi multimediali.

[EP.7] **ARTEMIS-JU AIPP 2013-621429 – EMC²** [concluso]

Embedded Multi-Core systems for Mixed Criticality applications in dynamic and changeable real-time environments

Responsabile tecnico-scientifico per il DEWS e titolare dei fondi

L'obiettivo del progetto è favorire lo sviluppo di sistemi embedded per applicazioni a criticità mista in ambienti real-time dinamici che siano basati su un'innovativa e sostenibile architettura service-oriented.

[EP.8] **ARTEMIS-JU ASP 2011-295371 – CRAFTERS** [concluso]

ConstRaint and Application-driven Framework for Tailoring Embedded Real-time Systems

Task leader, responsabile di deliverable, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

L'obiettivo del progetto è quello di creare un "ecosistema olistico" che copra l'intero flusso di sviluppo di applicazioni real-time per sistemi embedded eterogenei, networked, e many-core, in modo da permettere lo sviluppo di sistemi sicuri, reattivi e affidabili facendo attenzione ai consumi energetici e introducendo solo un minimo overhead a run-time.

[EP.9] **ARTEMIS-JU ASP 2010-269362** – PRESTO [concluso]

[completato ed insignito dell'*Artemis Recognition Certificate 2015*]

ImProvements of industrial Real Time Embedded SysTems develOpment process

WP leader, Task leader, responsabile di deliverable, responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster nazionale

L'obiettivo del progetto è il miglioramento del processo industriale di sviluppo e validazione di sistemi embedded per mezzo dell'integrazione di approcci *trace-based* e *model-based* con tecniche per l'esplorazione dello spazio di progetto per valutare le diverse possibilità di allocazione delle funzioni applicative sulle risorse della piattaforma di elaborazione.

[EP.10] **ERC-2009-StG 240555** – VISION [concluso]

Video-oriented UWB-based Intelligent Ubiquitous Sensing

WP co-leader, co-responsabile di deliverable, responsabile tecnico-scientifico per il DEWS e titolare dei fondi

Il principale obiettivo del progetto VISION è quello di sviluppare nuove tecnologie per WSN che siano abilitanti per applicazioni *Video 3D Real-Time*.

[EP.11] **FP7-ICT-2009-5/N.257462** - HYCON2 [concluso]

Highly-complex and networked control systems

Collaboratore per la ricerca (DEWS)

Il principale obiettivo del progetto HYCON2 è quello dell'integrazione nei settori strategici del controllo di sistemi dinamici complessi, su larga scala e connessi in rete.

[EP.12] **IST Project N. 2004-511368** – HYCON [concluso]

Hybrid Control: Taming Heterogeneity and Complexity of Networked Embedded Systems

Collaboratore per la ricerca (DEWS)

Il principale obiettivo del progetto HYCON è quello di sviluppare e applicare innovative metodologie di controllo ibrido per sistemi di controllo distribuiti basati su comunicazioni wireless.

[EP.13] **IST Project N. 2000-30125** – POET [concluso]

Power Optimisation for Embedded SysTems

Collaboratore per la ricerca (CEFRIEL)

Il principale obiettivo del progetto POET è quello di sviluppare una nuova metodologia di progetto (e la relativa tool suite) per la stima e l'ottimizzazione di potenza nel progetto di sistemi dedicati eterogenei implementati su singolo chip, operando a diversi livelli di astrazione.

[EP.14] **IST Project N. 1999-11476** – ODETTE [concluso]

Object-oriented co-design and functional test techniques

Collaboratore per la ricerca (CEFRIEL)

Il progetto ODETTE ha mirato a ridurre i tempi e i costi di progetto dei sistemi digitali dedicati per mezzo dello sviluppo di un ambiente di co-design orientato agli oggetti, in grado cioè di supportare un flusso di progetto che, a partire da una specifica di sistema orientata agli oggetti possa fornire un percorso diretto verso la sintesi hardware/software.

PROGETTI DI RICERCA NAZIONALI

[OP.1] **Bando Riditt 2009 – SMILING** [concluso]

Smart in Home Living: tecnologie innovative per la sensoristica e l'automazione dedicate alla domotica

Responsabile tecnico-scientifico per il DEWS, titolare dei fondi e coordinatore del cluster regionale

Il progetto mira alla creazione di un “laboratorio” per il trasferimento dall’ambito della ricerca verso il mondo delle imprese di tecnologie avanzate per l’automazione e la sensoristica finalizzate all’applicazione nel campo della domotica.

ALTRI PROGETTI DI RICERCA INDUSTRIALE E INNOVAZIONE

dal 2002

Ruolo di Project Manager e/o Analista/Progettista in diversi progetti di ricerca industriale e innovazione (ad oggi una ventina) per conto di CEFRIEL, DIEI, DEWS e WEST, relativi a *electronic design automation, networked embedded system, embedded software development* e *wireless sensor networks*. In particolare, responsabile tecnico-scientifico (e titolare dei relativi fondi) per il DEWS di quattro contratti conto terzi per un ammontare complessivo di circa 155 K€

- SMIP (Thales Italia)
- SARIM (Thales Italia)
- RAMPET (Thales Italia)
- WSNS (RoTechnology)
- ShapeRecognition (Kondor CS)

Tali contratti hanno permesso di attivare almeno 8 borse per attività di ricerca.

PROGETTAZIONE EUROPEA E NAZIONALE

dal 2009

Collaboratore, e in alcuni casi coordinatore del cluster nazionale, nella progettazione di proposte (ad oggi una sessantina) nel contesto di diverse call europee e nazionali (principalmente FP7/H2020, Artemis-JU ed ECSEL-JU). Di queste, le proposte relative ai progetti da [EP.1] a [EP.10] e [OP.1], descritti in precedenza, sono state finanziate. Il finanziamento complessivo in quota DEWS è di circa 2,5 M€

TALK (SELEZIONATI O SU INVITO)

(*) Presentati personalmente

2018

SMART CITY LOOKS LIKE Summer School 2018

Wireless Sensor Networks Technologies for Smart Cities

HiPEAC Conference 2018

Tutorial - HEPSYCODE: HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems ()*

2016

1st Italian Workshop on Embedded Systems (IWES 2016)

A System-Level Methodology for HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems ()*

2015

HIPEAC Computer Systems Week 2015 – Thematic Session Security Intelligence

“WINSOME: A platform for the provision of secure monitoring services over WSN”

2014

Autumn School “Engineering Resilient Cyber Physical Systems” abbinata al workshop SERENE 2014 (Software Engineering for Resilient Systems)

“System-Level Concurrent Error Detection”

2013

Integrated Technologies and Services for Sustainable Growth - European Economic Interest Grouping (EEIG) - Ecosystem for Sustainable Growth Services Workshop 2013 (ESGS13)”

“Wireless Sensor Networks Applications to Support Sustainable Growth Services”

2010

3rd Workshop on Mapping of Applications to MPSoCs by The ArtistDesign European Network of Excellence

“System-Level Design Space Exploration for HMPSoC” ()*

2017

Session Chair

- *Workshop on Computer-Aided Modeling Analysis and Design of Communication Links and Networks (CAMAD 2017)*

2015

Session Chair

- *International Symposium on Signals Circuits and Systems (ISSCS 2015).*

dal 2008

Membro del TPC di conferenze internazionali

- *IEEE International Forum on Research and Technologies for Society and Industry (RTSI 2018)*
- *Workshop on Parallel Programming and Run-Time Management Techniques for Many-core Architectures & Workshop on Design Tools and Architectures for Multi-Core Embedded Computing Platforms) (PARMA/DITAM 2018)*
- *Int. Conf. on Computer Engineering and Information System (CEIS2016)*
- *Int. Wireless Communications & Mobile Computing Conference (IWCMC 2013-2016)*
- *International Conference on Digital Telecommunications (ICDT 2012-2016)*
- *International Conference on Advanced Research in Material Sciences, Manufacturing, Mechanical and Mechatronic Engineering Technology (AR4MET 2015-2016)*
- *International Conference on Networking and Services (ICNS 2015-2016)*
- *International Conference on Integrated and Sustainable Transportation (INTGAST'2015)*
- *International Conference on Computing in Mechanical Engineering (ICCME 2015)*
- *International Summit on Bio-Metrics and Smart Government (IBMSGs 2015)*
- *International Conference on Connected Vehicles & Expo (ICCV2014-2015)*
- *Intern. Conference Mathematics and Computers in Sciences and Industry (MCSI 2014-2015)*
- *Workshop on Mobile Development Lifecycle (MobileDeLi 2013-2015)*
- *Intern. Conf. on Consumer Electronics, Communications and Networks (CECNet 2014-2016)*
- *International Conference on Internet of Vehicles (IOV 2014)*
- *Workshop on Architecting Mobile-enabled Systems (AMeS 2014)*
- *Int. Workshop on Engineering Energy Efficient Wireless Sensor Networks (EEEWSN 2014)*
- *Int. Workshop on the Engineering of Mobile-Enabled Systems (MOBS 2013- 2014)*
- *IEEE Consumer Communications and Networking Conference (CCNC 2011-2014)*
- *International Conference on Connected Vehicles & Expo (ICCV 2013)*
- *Fed. Conference on Computer Science and Information Systems (FedCIS 2012-2013)*
- *Int. Workshop on Software Engineering for Sensor Network Applications (SESENA 2012)*
- *International Conference on Signals, Circuits & Systems (SCS 2008)*

dal 2016

Referente del nodo locale del Laboratorio Nazionale di *Embedded Systems & Smart Manufacturing* (CINI).

Membro dell'Advisory Board del progetto europeo TULIPP (Towards Ubiquitous Low-Power Image Processing Platforms, <http://tulipp.eu/>).

Membro di HiPEAC e responsabile del gruppo facente capo all'Università degli Studi dell'Aquila (HiPEAC: *European Network on High Performance and Embedded Architecture and Compilation*).

Rappresentante del DEWS nel contesto del Mirror Group ECSEL Italia (ECSEL-JU: *Electronic Components and Systems for European Leadership Joint Undertaking*).

Rappresentante del DEWS nel contesto dell'associazione internazionale *Heterogeneous System Architecture Foundation*.

Esperto indipendente inserito nel gruppo dei revisori disponibili ad assistere l'associazione Eurostars nella valutazione delle relative proposte.

dal 2015

Rappresentante del DEWS nel contesto dell'associazione europea ARTEMIS-IA: *ARTEMIS (Advanced Research & Technology for EMbedded Intelligence and Systems) Industry Association*.

Esperto indipendente inserito nel gruppo dei revisori disponibili ad assistere la Commissione Europea per la valutazione delle proposte di progetto nel dominio *ICT Customized and Low-Power Computing* (Horizon 2020 Work Programme 2014-2015).

2015

Rappresentante del EECI (*European Embedded Control Institute*) nel contesto dell'associazione europea ARTEMIS-IA: *ARTEMIS (Advanced Research & Technology for EMbedded Intelligence and Systems) Industry Association*.

Tutor Universitario per i fruitori di borse di ricerca abbinati le attività del progetto ERBOR AQ (Università degli Studi dell'Aquila).

dal 2014

Esperto indipendente inserito nel gruppo dei revisori disponibili ad assistere la Commissione Europea per la valutazione delle proposte di progetto nel dominio *ICT Components and Systems* (Horizon 2020 Work Programme 2014-2015).

2012-2014

Attività di supporto allo sviluppo dell'imprenditorialità (spin-off e start-up) e al trasferimento tecnologico (nel contesto del Progetto SMILING [OP.1]).

Università degli Studi dell'Aquila

Membro della Commissione e del Collegio per il Dottorato di Ricerca in *Information and Communication Technology* (ICT) del DISIM

Università degli Studi dell'Aquila

ALTRE ATTIVITÀ

dal 2013

Responsabile tecnico-scientifico di almeno 20 borse per attività di ricerca

Università degli Studi dell'Aquila

Responsabile tecnico-scientifico di almeno 5 collaborazioni professionali per attività di ricerca

Università degli Studi dell'Aquila

dal 2012

Membro del Consiglio di Area Didattica del DISIM

Università degli Studi dell'Aquila

2012

Tutor Universitario per le attività del P.O.F.S.E. Abruzzo 2007/2013

Università degli Studi dell'Aquila

Vincitore *Business Plan Competition*

Università degli Studi dell'Aquila

In collaborazione con “La Casa Attiva - Società di Ingegneria” (<http://www.lacasaattiva.it/>) è risultato vincitore della “Business Plan Competition (II^a edizione - 2012)”, organizzata dall’Università degli Studi dell’Aquila, con il supporto della Regione Abruzzo, e finalizzata alla diffusione della cultura dell’innovazione grazie ad idee imprenditoriali ad elevato contenuto tecnologico.

dal 2010

Organizzazione di corsi professionalizzanti e seminari

Università degli Studi dell'Aquila

dal 2009

Team Leader: gestione delle attività, a livello nazionale e internazionale, del gruppo “*Electronic Design Automation & Embedded System Development*” nell’ambito della linea di ricerca “*M3: Design Methodologies for Embedded Systems*” del Centro di Eccellenza DEWS.

Università degli Studi dell'Aquila

2005

Traduzione dall’inglese, per la versione italiana, di alcuni capitoli del libro “*Operating Systems – Third Edition* (2004), International Edition, Deitel-Choffness, Pearson Prentice Hall”.

1999-2005

Supporto alle attività di organizzazione e gestione delle selezioni per l’ammissione al *Master in Information Technology* (dal 2002 Master di II^o Livello del Politecnico di Milano) del Centro CEFRIEL.

dal 1999

Revisore di articoli per diverse riviste e conferenze internazionali di settore

Attività di tutoring, co-relatore e relatore di tesi di laurea e dottorato di studenti del Politecnico di Milano, del Centro CEFRIEL, dell’Università degli Studi dell’Aquila e del Centro DEWS. Ad oggi:

- Responsabile di 3 assegnisti di ricerca

- Co-Relatore di almeno 30 tesi di laurea
- Relatore di almeno 60 tesi di laurea
- Tutor di almeno 10 tesi di master
- Co-Tutore di due dottori di ricerca
- Tutore di tre dottorandi

RIVISTE INTERNAZIONALI

- [JR.1] Con D. Sciuto, F. Salice, W. Fornaciari. "Hw/Sw Cosimulation for Fast Design Space Exploration of Multiprocessor Embedded Systems", *Canadian Journal of Electrical and Computer Engineering (CJECE)*, vol. 26, n. 3/4, Luglio/Ottobre 2001, pp.135-140.
- [JR.2] Con C. Bolchini, F. Salice, D. Sciuto. "Reliability Properties Assessment at System Level: a Co Design Framework", *Journal of Electronic Testing - Theory and Application (JETTA)*, Kluwer Academic Publishers, The Netherlands, Vol. 18, no. 3, p. 351-356, 2002.
- [JR.3] Con C. Bolchini, F. Salice, D. Sciuto. "The Design of Reliable Devices for Mission Critical Applications", *IEEE Trans. on Instrumentation and Measurement (TIM)*, Vol. 52, no. 6, pp. 1703-1712, 2003 ISSN:0018-9456/03.
- [JR.4] Con D. Sciuto, F. Salice, W. Fornaciari, C. Brandolese. "Affinity-Driven System Design Exploration for Heterogeneous Multiprocessor SoC", *IEEE Transactions on Computers*, vol. 55, no. 5, Maggio 2006.
- [JR.5] Con C. Brandolese, W. Fornaciari, F. Salice, R. Zafalon, "Energy Aware Scheduling of Processes at OS Level", *WSEAS Transactions on CIRCUITS and SYSTEMS*, Issue 12, Vol. 5, Dicembre 2006, ISSN 1109-2734.
- [JR.6] Con P. Di Felice, "A System-Level HW/SW Co-Design Methodology for Ad-Hoc Implementation of DBMS Operators", *WSEAS TRANSACTIONS on COMPUTER RESEARCH*, Issue 2, Volume 2, February 2007 ISSN 1991-8755.
- [JR.7] Con P. Di Felice, M. Ianni. "Design and evaluation of a spatial extension of TinyDB for wireless sensor networks", *International Journal of Computers and Their Applications (IJCA)*, ISCA, September 2010.
- [JR.8] "System-Level Design Space Exploration for Heterogeneous Parallel Dedicated Systems", *Journal of Electronic Systems*, 2013, Vol. 3 , Iss. 2 (DLINE Journals in Science, Engineering, Technology and Management), print ISSN: 2278–652X, online ISSN: 2278–6538.
- [JR.9] "HW/SW Co-Design of Dedicated Heterogeneous Parallel Systems: an Extended Design Space Exploration Approach". *IET Computers & Digital Techniques*, Institution of Engineering and Technology, 2013, Vol. 7, Iss. 6, pp. 246–254.
- [JR.10] Con P. Serri. "SystemC-based HW/SW Co-Design of Heterogeneous Multiprocessor Dedicated Systems". *International Journal of Information Systems*, Journal ISSN Online: 2356-5896, Journal ISSN Print: 2382-2597, Vol. 1, Luglio 2014.
- [JR.11] Con F. Santucci, S. Marchesani, M. Pugliese. "A Middleware Approach for IEEE 802.15.4 Wireless Sensor Networks Security". *EAI Endorsed Transactions on Ubiquitous Environments*, Luglio 2015.
- [JR.12] Con V. Mutillo, G. Valente, F. Federici, M. Faccio, C. Tieri, S. Ferri. "A design methodology for soft-core platforms on FPGA with SMP Linux, OpenMP support, and distributed hardware profiling system". *EURASIP Journal on Embedded Systems*, 2016.
- [JR.13] A.A.V.V. The MegaM@Rt2 ECSEL Project: MegaModelling at Runtime -- Scalable Model-based Framework for Continuous Development and Runtime Validation of Complex Systems. *Microprocessors and Microsystems Journal*, Elsevier, June 2018.

LIBRI INTERNAZIONALI

- [BK.1] L. Pomante. "Electronic System-Level HW/SW Co-Design of Heterogeneous Multi-Processor Embedded Systems". River Publishers series in Circuits and Systems, 2016. ISBN: 9788793379381, eBook ISBN: 9788793379374.

CAPITOLI DI LIBRI INTERNAZIONALI

- [BK.2] Con W. Fornaciari, M. Bombana. "SystemC-Plus Complex Data Type for Telecom Applications", *System Specification and Design Languages (best of FDL'02)*, CHDL Series, Kluwer, 2003, pp. 219-229.
- [BK.3] Con R. Alesii, G. Gargano, F. Graziosi, C. Rinaldi. "WSN-based Audio Surveillance Systems", *SPRINGER VERLAG Book - Springer Verlag Lecture Notes Series*, 2009.

- [BK.4] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. “Integrated GPS-denied Localization, Tracking and Automatic Personal Identification”. *20th Tyrrhenian International Workshop on Digital Communications, Springer Book Series*, 2010.
- [BK.5] Con Stefano Tennina, Francesco Tarquini, Roberto Alesii, Fabio Graziosi, Fortunato Santucci and Marco Di Renzo. “Automatic Personal Identification System for Security in Critical Services: Two Case Studies based on a Wireless Biometric Badge”. InTech, *Recent Application in Biometrics*, 2011, ISBN 978-953-307-488-7.
- [BK.6] Con Marco Pugliese, Fortunato Santucci. “Secure Platform over Wireless Sensor Networks”. InTech, *Applied Cryptography and Network Security*, 2012, ISBN 978-953-51-0218-2.
- [BK.7] Con Claudia Rinaldi, Fabio Graziosi, Francesco Tarquini. “RF Sounding: Generating Sounds from Radio Frequencies”. InTech, *Management of Technological Innovation in Developing and Developed Countries*, 2012, ISBN 978-953-51-0365-3.
- [BK.8] Con C. Rinaldi, M. Santic, F. Graziosi. “Exploiting Latest Technologies for RF Sounding’s Evolution”. Springer Berlin Heidelberg, *Book Section 2013 Arts and Technology, Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering*, 2013, pp. 33 – 40, vol. 116.
- [BK.9] Con M. Pugliese, S. Marchesani, F. Santucci. “Definition and Development of a Topology-based Cryptographic Scheme for Wireless Sensor Networks”. *Sensor Systems and Software - Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering*, 2013.
- [BK.10] Con S. Marchesani, S. Pace, A. Di Marco, L. Berardinelli. “Modeling and Timing Simulation of Agilla Agents for WSN applications in Executable UML”. *Computer Performance Engineering, Lecture Notes in Computer Science*, Volume 8168, 2013, pp 300-311.
- [BK.11] Con C. Rinaldi, F. Battisti, M. Carli. “Design of a non-intrusive augmented trumpet”. *Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering*, Volume 145, 2015. Arts and Technology Fourth International Conference, ArtsIT 2014, Revised Selected Papers. Editors: Anthony Lewis Brooks, Elif Ayiter, Onur Yazicigil.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE

(*) Lavori presentati personalmente

- [IC.1] Con D. Sciuto, C. Bolchini, F. Salice. “A Synthesis methodology aimed at improving the quality of TSC devices”, *Proceedings of IEEE International Symposium on Defect and Fault Tolerance in VLSI System (IEEE DFT 1999)*, New Mexico (USA), Novembre 1999, pp. 247-255.
- [IC.2] “Co-design of Multiprocessor Embedded Systems: an Heuristic Multi-Level Partitioning Methodology”, *Proceedings on IFIP International Conference on Chip Design Automation (IFIP ICDA 2000)*, Pechino (Cina), Agosto 2000, pp. 421-425. (*)
- [IC.3] Con D. Sciuto, F. Salice, W. Fornaciari, C. Brandolese. “A Multi-Level Strategy for Software Power Estimation”, *Proceedings of IEEE International Symposium on System Synthesis (IEEE ISSS 2000)*, Madrid (Spagna), Settembre 2000, pp. 187-192.
- [IC.4] Con D. Sciuto, F. Salice, C. Bolchini. “Reliability properties Assesment at System Level: A Co-Design Framework”, *Proceedings of 7th IEEE International On-Line Testing Workshop (IEEE IOLTW 2001)*, Taormina (Italia), Luglio 2001, pp. 165-171.
- [IC.5] Con D. Sciuto, F. Salice, W. Fornaciari. “HW/SW Timing Simulation Environment for Multiprocessor Embedded Systems”, *5th World Multi-Conference on Systemics, Cybernetics and Informatics (SCI 2001)*, Orlando (USA), Luglio 2001, vol. XV, Industrial Systems parte II. (*)
- [IC.6] Con D. Sciuto, F. Salice, C. Bolchini. “On-Line Fault Detection in a Hardware/Software Co-design Environment: System Partitioning”, *Proceedings of 14th IEEE/ACM International Symposium on System Synthesis (IEEE/ACM ISSS 2001)*, Montreal (Canada), Ottobre 2001.
- [IC.7] Con W. Fornaciari, F. Salice, D. Sciuto. “Metrics for Design Space Exploration of Heterogeneous Multiprocessor Embedded System”, *IEEE/ACM International Workshop on Hardware Software Co-Design (IEEE/ACM CODES 2002)*, Colorado (USA), Maggio 2002. (*)
- [IC.8] Con C. Bolchini, F. Salice, D. Sciuto. “A System Level Approach in Designing Dual-Duplex Fault Tolerant Embedded Systems”, *IEEE International On-Line Testing Workshop (IEEE IOLTW 2002)*, Isle of Bendor (Francia), Luglio 2002, pp. 32-36.

- [IC.9] Con W. Fornaciari, M. Bombana. "SystemC-Plus Complex Data Type for Telecom Applications", *Proceedings of Forum on Specification and Design Languages (FDL 2002)*, vol. 2, Marsiglia (Francia), Settembre 2002. (*)
- [IC.10] Con M. Bombana. "SystemC-Based Library Approach for Data-intensive Applications", *Conference on Design of Circuits and Integrated Systems (DCIS 2002)*, Santander (Spagna), Novembre 2002.
- [IC.11] Con W. Fornaciari, F. Salice, L. Del Vecchio. "Partitioning of Embedded Applications onto Heterogeneous Multiprocessor Architectures", *ACM Symposium on Applied Computing (ACM SAC 2003)*, Florida (USA), Marzo 2003, pp. 661-665. (*)
- [IC.12] Con F. Salice, W. Fornaciari, D. Sciuto. "An Internal Representation Model for System-Level Co-Design of Heterogeneous Multiprocessor Embedded System", *Forum on Specification and Design Languages (FDL 2003)*, Francoforte (Germania), Settembre 2003. pp. 669-679.
- [IC.13] Con R. Farina, L.Pizzamiglio. "System Design using SystemC-Plus: A Case Study in the Telecom Domain", *International Conference on Cybernetics and Information Technologies, Systems and Applications (CITSA 2004) and the 10th International Conference on Information Systems Analysis and Synthesis (ISAS 2004)*, Orlando (USA), Luglio 21-25, 2004.
- [IC.14] Con R. Farina, L.Pizzamiglio, "Experimenting Object-Oriented System-Level Design in the ATM domain", *Forum on Specification and Design Languages (FDL 2004)*, Lille (Francia), Settembre 2004. (*)
- [IC.15] "Exploiting Polymorphism in the HW Design: a Case Study in the ATM Domain", *CODES+ISSS 2004*, Stoccolma, Settembre 2004. (*)
- [IC.16] Con A. Miele, F. Salice, C. Bolchini, D. Sciuto, "Reliable System Co-Design: the FIR Case Study", *IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFT 2004)*, Ottobre 2004, Cannes (Francia).
- [IC.17] Con F. Salice, C. Bolchini, D. Sciuto, "Reliable System Specification for Self-Checking Data-Paths", *Design, Automation and Test in Europe – Conference & Exhibition (DATE 2005)*, Marzo 2005, Monaco (Germania).
- [IC.18] Con C. Brandolese, D. Scarpazza, P. Di Felice, "Parsing SystemC: an open-source, easy to extend parser", *IADIS Applied Computing Conf.*, Febbraio 2006, San Sebastian (Spagna). (*)
- [IC.19] Con P. Di Felice, "Integration of Spatial Data Types and Operators into Relational DBMSs: A Survey", *IADIS Applied Computing Conference*, Febbraio 2006, San Sebastian (Spagna). (*)
- [IC.20] Con C. Brandolese, W. Fornaciari, F. Salice, R. Zafalon, "DPM at OS level: low-power scheduling policies", *5th WSEAS International Conference on CIRCUITS, SYSTEMS, ELECTRONICS, CONTROL & SIGNAL PROCESSING (CSECS '06)*, Dallas, Texas, USA, Novembre 2006.
- [IC.21] Con P. Di Felice, "Ad-hoc HW/SW Architectures for DBMSs: a Co-Design Approach", *WSEAS International Conferences 2007 (AIKED, SEPADS, EHAC and ISPRA)*, Corfù, Grecia, Febbraio 2007.
- [IC.22] Con F. Graziosi, L. Imbriglio, "Topology-aware System Design Exploration for Embedded Applications implemented onto Heterogeneous Multiprocessor SoC", *IEEE International Conference on Design & Technology of Integrated Systems (DTIS2008)*, Marzo 2008, Tozeur (Tunisia). (*)
- [IC.23] Con P. Di Felice, M. Ianni. "A spatial extension of TinyDB for wireless sensor networks", *IEEE Symposium on Computers and Communications (ISCC'08)*, Luglio 2008, Marrakech (Marocco). (*)
- [IC.24] Con F. Graziosi, F. Santucci, C. Rinaldi, S. Tennina, C. Fischione. "Mining Ventilation Control: Wireless Sensing, Communication Architecture and Advanced Services". *4th Annual IEEE Conference on Automation Science and Engineering (CASE 2008)*, Agosto 2008, Washington DC (USA). (*)
- [IC.25] Con F. Graziosi, C. Rinaldi. "Exploiting WSN for audio surveillance applications: the VoWSN approach", *11th IEEE Euromicro Conference on Digital System Design (DSD'08)*, Parma (Italia), Settembre 2008. (*)
- [IC.26] "A System-Level Co-Design Methodology for DBMS-Specific Architectures", *11th IEEE Euromicro Conference on Digital System Design (DSD'08, WIP-SS)*, Parma (Italia), Settembre 2008. (*)
- [IC.27] Con F. Graziosi, D. Pacifico. "A Middleware-Based Approach for Heterogeneous Wireless Sensor Networks". *The 12th WSEAS International Conference on COMMUNICATIONS (part of the 12th WSEAS CSCC Multiconference)*, Creta (Grecia), Luglio 2008.

- [IC.28] Con F. Graziosi, L. Imbriglio. "System-Level Design Space Exploration for Application-Specific HW/SW Systems". *2009 IEEE Toronto International Conference-Science and Technology for Humanity (TIC-STH 2009): Symposium on Electronic Design Automation*, Toronto, Settembre 2009. (*)
- [IC.29] Con F. Santucci, M. Pugliese. "Agent-based Scalable Design of a Cross-Layer Security Framework for Wireless Sensor Networks Monitoring Applications". *IEEE International Workshop on Scalable Ad Hoc and Sensor Networks*, San Pietroburgo, Ottobre 2009. (*)
- [IC.30] Con A. Spinosi, L. Lavagno, S. Olivieri, M. Mozumdar. "An extended framework for the development of WSN applications". *Workshop on Mobile Computing and Networking Technologies*. Mosca, Ottobre 2010.
- [IC.31] Con M. Pugliese, F. Santucci. "Topology Optimization and Network Deployment Algorithm in WSNs for Mobile Agent-based Applications". *4th European Modelling Symposium (EMS2010)*. Pisa, Novembre 2010.
- [IC.32] Con A. Spinosi, L. Lavagno, S. Olivieri, M. Mozumdar. "An extended framework for WSN applications". *8th IEEE Consumer Communications and Networking Conference*. Las Vegas, Gennaio 2011.
- [IC.33] Con D. Cassioli, A. Di Marco, V. Cortellessa. "A Successful VISION: Video-oriented UWB based Intelligent Ubiquitous Sensing". *8th IEEE Consumer Communications and Networking Conference*. Las Vegas, Gennaio 2011.
- [IC.34] "System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems". *IEEE International Conference on Application-specific Systems, Architectures and Processors*, Santa Monica, Settembre 2011. (*)
- [IC.35] Con C. Rinaldi, D. Ciuca. "A speech indicator for the VoWSN approach". *5th International Symposium on Communications, Control and Signal Processing*, Roma, Maggio 2012.
- [IC.36] Con A. Di Marco, S. Pace, S. Marchesani. "Model-Driven Agent Generation Approach for Adaptable and Resource-Aware Sensor Node". *Third International Workshop on Software Engineering for Sensor Network Applications*, Zurigo, Giugno 2012.
- [IC.37] Con S. Marchesani, P. Serri. "Design Space Exploration for Heterogeneous Multi Multi-Core Processor Dedicated Systems". *3th Workshop on Design, Modeling and Evaluation of Cyber Physical Systems (CyPhy'13)*, Philadelphia, Aprile 2013.
- [IC.38] Con S. Marchesani, P. Serri. "System-Level Design Space Exploration for Heterogeneous Parallel Dedicated Systems". *ICMAES'2013 - The International Conference on Machines Applications and Embedded Systems, Computer and Information Technology (WCCIT), 2013 World Congress on*, Sousse (Tunisia), Giugno 2013. (*)
- [IC.39] Con C. Rinaldi, M. Santic, S. Tennina. "Performance analysis of a lightweight RSSI-based localization algorithm for Wireless Sensor Networks". *International Symposium on Signals Circuits and Systems - ISSCS 2013*. Iasi (Romania), Giugno 2013.
- [IC.40] Con M. Pugliese, S. Marchesani, F. Santucci. "WINSOME: A Middleware Platform for the Provision of Secure Monitoring Services over Wireless Sensor Networks". *9th International Wireless Communications & Mobile Computing Conference (IWCMC 2013)*, Cagliari, Luglio 2013.
- [IC.41] Con S. Marchesani, M. Pugliese, F. Santucci. "A Middleware Approach to Provide Security in IEEE 802.15.4 Wireless Sensor Networks". *MOBILE Wireless MiddleWARE, Operating Systems and Applications (Mobilware), 2013 International Conference on*, vol., no., pp.85,93, 11-13 Nov. 2013.
- [IC.42] Con C. Tieri, F. Federici, M. Colizza, M. Faccio, R. Cardinali, B. Iorio. "HW Mechanisms to Support Isolation in Mixed-Criticality NoC". *Euromicro Conference on Digital System Design – WIP Session*, Verona, Agosto 2014.
- [IC.43] Con C. Tieri, F. Federici, M. Colizza, M. Faccio, G. Valente. "Hardware Mechanisms to Support Profiling in Many-Core Embedded Systems". *Euromicro Conference on Digital System Design – WIP Session*, Verona, Agosto 2014.
- [IC.44] Con P. Serri, E. Incerto, J. Volpe. "HW/SW Co-Design of Heterogeneous Multiprocessor Dedicated Systems: a SystemC-based Environment". *2th World Congress on Multimedia and Computer Science International Conference on Telecommunications and Modelling, Analysis and Simulation of Computer Systems 2014 (ICTMASCS'2014)* Agosto 9-11, Hammamet, Tunisia. (*)
- [IC.45] Con S. Candia, E. Incerto. *A Model Driven Approach for the Development of an IDE for Spacecraft on Board Software*. *IEEE Aerospace Conference*, Marzo 2015.

- [IC.46] Con A. Falcone, C. Rinaldi, M. Santic. "Performance analysis of a lightweight localization algorithm for WSNs in a real scenario". *International Symposium on Signals Circuits and Systems (ISSCS)*, Luglio 2015. (*)
- [IC.47] Con C. Rinaldi, G. Gustavino, M. Santic, M. Pennese, "Comparison of pitch detection algorithms for the Crazy Square project". *International Symposium on Signals Circuits and Systems (ISSCS)*, Luglio 2015. (*)
- [IC.48] Con L. Berardinelli, A. Di Marco, S. Pace, and W. Tiberti. "Energy Consumption Analysis and Design of Energy-aware WSN Agents in fUML". *11th European Conference on Modelling Foundations and Applications (ECMFA)*, Luglio 2015.
- [IC.49] Con I. De Cesaris, S. Dell'Osa. "OATS: an Automated Test System for OpenOCD". *The Euromicro Conference series on Software Engineering and Advanced Applications (SEAA 2015) - Work in Progress Session*, Agosto 2015. (*)
- [IC.50] Con V. Muttillio, F. Federici, G. Valente, M. Faccio, C. Tieri. "Enhancing an FPGA-Based SMP Embedded Platform with OpenMP Support and Unobtrusive System Monitor". *Euromicro Conference on Digital System Design – WIP Session*, Agosto 2015. (*)
- [IC.51] Con F. Federici, G. Valente, D. Casalena, D. Andreetti, D. Pascucci. "Exploiting Paravirtualization to Support Time and Space Isolation in Multi-Core Platforms for the Avionic Domain". *Euromicro Conference on Digital System Design – WIP Session*, Agosto 2015. (*)
- [IC.52] Con I. De Cesaris, S. Dell'Osa. "OATS: an Automated Test System for OpenOCD". *IEEE 1st International Forum on Research and Technologies for Society and Industry Leveraging a better tomorrow (RTSI)*, Settembre 2015. (*)
- [IC.53] Con Giacomo Valente, Luigi Pomante, Marco Faccio, Fabio Federici, Vittoriano Muttillio and Andrea Moro. Hardware Performance Sniffers for Embedded Systems Profiling. *Workshop on Intelligent Solutions on Embedded Systems (WISES)*, Ottobre 2015.
- [IC.54] Con G. Valente, M. Faccio, F. Federici, V. Muttillio, S. Ferri and A. Moro. A Flexible Profiling Sub-system for reconfigurable logic architectures. *Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2016)*.
- [IC.55] Con L. Corradetti, D. Gregori, S. Marchesani, M. Santic, W. Tiberti. A Renovated Mobile Agents Middleware for WSN - Porting of Agilla to the TinyOS 2.x Platform. *IEEE RTSI 2016*.
- [IC.56] Con M. Santic. Methodologies, tools and technologies for location-aware AAL. *IEEE RTSI 2016*.
- [IC.57] Con M. Faccio, F. Federici, G. Marini, V. Muttillio, G. Valente. Design and Validation of Multi-core Embedded Systems under Time-to-Prototype and High Performance Constraints. *IEEE RTSI 2016*.
- [IC.58] A.A.V.V. "V2I Cooperation for Traffic Management with SafeCOP". *IEEE Euromicro Conference on Digital System Design (DSD 2016)*.
- [IC.59] A.A.V.V. "Safe Cooperative CPS: A V2I Traffic Management scenario in the SafeCOP project". *International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation (SAMOS 2016)*.
- [IC.60] Con D. Cassioli, A. Di Marco, F. Gallo, S. Pace and C. Rinaldi. "VISION: Video-oriented UWB-based Intelligent Ubiquitous Sensing". *International Conference on the Science of Electrical Engineering (ICSEE)*, 2016.
- [IC.61] Con E. Incerto, D. Di Pompeo, V. Muttillio, G. Valente. "An Efficient Performance-Driven Approach for HW/SW Co-Design". *ICPE 2017 (WIP/Vision track)*.
- [IC.62] Con A. Colarieti, A. Marotta, M. Mpervanakis, V. Tsolkas. "QoE Provisioning over mobile networks: The CASPER perspective". *IEEE CAMAD 2017 (Special Session)*.
- [IC.63] Con E. Liotou, A. Marotta, K. Ramantas. "A Middleware Architecture for QoE Provisioning in Mobile Networks". *IEEE CAMAD 2017 (Special Session)*.
- [IC.64] Con Danilo Andreetti, Fabio Federici, Vittoriano Muttillio, Dario Pascucci. "Analysis and design of a Command & Data Handling platform based on the LEON4 multicore processor and PikeOS hypervisor". *Data Systems In Aerospace – DASIA 2017*.
- [IC.65] Con W. Afzal, H. Bruneliere, D. Di Ruscio, A. Sadovykh, S. Mazzini, E. Cariou, D. Truscan, J. Cabot, D. Field, and P. Smrz. "The MegaM@Rt2 ECSEL Project". *IEEE Euromicro Conference on Digital System Design (DSD 2017)*.
- [IC.66] Con V. Muttillio, G. Valente, D. Ciabrone. "HW/SW Co-Simulator for Embedded Heterogeneous Parallel Systems". *IEEE Euromicro Conference on Digital System Design 2017 (WIP Session)*.

- [IC.67] Con V. Muttillio, G. Valente, V. Stoico, F. D'Antonio. "CC4CS: A Unifying Statement-Level Performance Metric for HW/SW Technologies". *IEEE Euromicro Conference on Digital System Design 2017* (WIP Session).
- [IC.68] Con F. Federici, M. Micozzi, V. Muttillio, G. Valente. "Simulation-Based Analysis of a Hardware Mechanism to Support Isolation in Mixed-Criticality Network on Chip". *European Modelling Symposium (EMS2017)*.
- [IC.69] V. Muttillio, G. Valente, D. Ciabrone, V. Stoico, and L. Pomante, "HEPSYCODE-RT: a Real-Time Extension for an ESL HW/SW Co-Design Methodology", *Proceedings of the 10th Workshop on Rapid Simulation and Performance Evaluation: Methods and Tools (RAPIDO'18)*, ACM, New York, NY, USA, 2018, <https://dl.acm.org/citation.cfm?id=3180670>.
- [IC.70] L. Pomante, W. Tiberti, M. Santic, F. Santucci, M. Pugliese, L. Di Giuseppe, L. Bozzi. TinyWIDS: a WPM-based Intrusion Detection System for TinyOS2.x/802.15.4 Wireless Sensor Networks. *Fifth Workshop on Cryptography and Security in Computing Systems (CS2 2018)*.
- [IC.71] V. Muttillio, G. Valente, L. Pomante, V. Stoico, F. D'Antonio, and F. Salice, "CC4CS: an Off-the-Shelf Unifying Statement-Level Performance Metric for HW/SW Technologies", *In Companion of the 2018 ACM/SPEC International Conference on Performance Engineering (ICPE '18)*, ACM, New York, NY, USA, 2018, pp. 119-122.
- [IC.72] V. Cortellessa, A. Di Marco, D. Di Pompeo, F. Gallo, S. Pace, L. Pomante, W. Tiberti. Energy-Driven Reconfiguration of Applications for Wireless Sensor Networks. *In Companion of the 2018 ACM/SPEC International Conference on Performance Engineering (ICPE '18)*, ACM, New York, NY, USA, 2018, 79-84.
- [IC.73] L. Pomante, G. Valente, V. Muttillio, D. Ciabrone. "HEPSIM: an ESL HW/SW Co-Simulator/Analysis Tool for Heterogeneous Parallel Embedded Systems", *In 6th EUROMICRO/IEEE Workshop on Embedded and Cyber-Physical Systems (ECYPS'2018)*, Budva, Montenegro, 2018.
- [IC.74] D. Ciabrone, S. Tennina, D. Tsolkas, L. Pomante. Performance Evaluation Framework for LTE Networks. *IEEE WoWMoM - Workshop on User-centric service provisioning over 5G networks (USEPRO'18)*. Greece 2018.
- [IC.75] P. Di Felice, L. Pomante and A. Di Felice. Safety of Physical Assets: A Ranking Method and its GIS Implementation. *Computational Science and Its Applications, 2 – 5 July, 2018, Melbourne, Australia*. Springer International Publishing AG, part of Springer Nature 2018 O. Gervasi et al. (Eds.): ICCSA 2018, LNCS 10962, pp. 1–14, 2018.
- [IC.76] D. Ciabrone, S. Tennina, M. Boschi, D. Tsolkas and L. Pomante. Assessing QoE-driven management policies for VoIP and Video Streaming service provisioning". *IEEE 23rd International Workshop on Computer Aided Modeling and Design of Communication Links and Networks (IEEE CAMAD 2018)*.
- [IC.77] L. Pomante, P. Di Felice. WSN and GIS Integration for a Cost-Effective Real-Time Monitoring of Landslides on Railway Stations and Lines. *IEEE 29th Annual International Symposium on Personal, Indoor, and Mobile Radio Communications (PIMRC) - Workshop WS-10 on "Railway RoSe: Wireless Robots and Sensors Networks for Railway Systems": IEEE Railway RoSe 2018*.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE – POSTER

(*) Lavori presentati personalmente

- [IC.78] Con F. Graziosi, L. Imbriglio. "Application-Specific System-Level Design Space Exploration for Heterogeneous Multiprocessor Embedded Platforms". *DATE'09 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster)*, Nizza, Aprile 2009. (*)
- [IC.79] Con P. Di Felice. "Ad-hoc Architectures for modern DBMS: a HW/SW Co-Design Approach". *DATE'09 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster)*, Nizza, Aprile 2009. (*)
- [IC.80] "Dedicated Architectures for Scientific Computing: an HW/SW Co-Design Approach". *DATE'11 Workshop on Design Methods and Tools for FPGA-based Acceleration of Scientific Computing (Poster)*, Grenoble, Marzo 2011.
- [IC.81] "System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems". *DATE'11 Workshop on Designing for Embedded Parallel Computing Platforms: Architectures, Design Tools, and Applications (Poster)*, Grenoble, Marzo 2011.

- [IC.82] “System-Level Design Space Exploration for Dedicated Heterogeneous Multi-Processor Systems”. *2nd Workshop on Design Tools and Architectures for Multi-Core Embedded Computing Platforms (DITAM'2013, Poster)*, Berlino, Gennaio 2013.
- [IC.83] Con M. Pennese, C. Rinaldi, M. Santic. “The Crazy Square: an Interactive Music Learning Environment for Digital Natives”. *10th International Symposium on Computer Music Multidisciplinary Research*, Marsiglia, Ottobre 2013.
- [IC.84] Con D. Andreetti, F. Federici, V. Muttillio, D. Pascucci, G. Valente. “Analysis of paravirtualization tools supporting isolation in multicore, mixed-criticality aerospace systems”. *HIPEAC Conference*, Praga, Gennaio 2016.
- [IC.85] Con F. Federici, V. Muttillio, L. Pomante, P. Serri, G. Valente. A Model-Based ESL HW/SW Co-Design Framework for Mixed Criticality Systems. CPSWeek2016 (EMC2 Summit).
- [IC.86] Con F. Federici, V. Muttillio, L. Pomante, G. Valente, D. Andreetti, D. Pascucci. Implementing mixed-critical applications on next generation multicore aerospace platforms. CPSWeek2016 (EMC2 Summit).
- [IC.87] V. Muttillio, G. Valente, and L. Pomante, “Criticality-driven Design Space Exploration for Mixed-Criticality Heterogeneous Parallel Embedded Systems”, In Proceedings of the 9th Workshop and 7th Workshop on Parallel Programming and RunTime Management Techniques for Many-core Architectures and Design Tools and Architectures for Multicore Embedded Computing Platforms (PARMA-DITAM '18). ACM, New York, NY, USA, 2018, pp. 63-68. <https://dl.acm.org/citation.cfm?id=3183782>.
- [IC.88] V. Muttillio, G. Valente and L. Pomante, “Criticality-aware Design Space Exploration for Mixed-Criticality Embedded Systems”, In Proceedings of the 9th ACM/SPEC on International Conference on Performance Engineering (ICPE '18), ACM, New York, NY, USA, 2018. <https://dl.acm.org/citation.cfm?id=3185769>.

CONFERENZE INTERNAZIONALI CON COMITATO SCIENTIFICO DI REVISIONE – DEMO PAPER

(*) Lavori presentati personalmente

- [IC.89] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. “Localization, tracking, and automatic personal identification in GPS-denied environments: a solution based on a wireless biometric badge”, *5th ICST/IEEE/ACM TridentCom (Demo Paper)*, Washington DC (USA), Aprile 2009. (*)
- [IC.90] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Integrated GPS-denied Localization, Tracking and Automatic Personal Identification". *7th ACM Conf. on Embedded Networked Sensor Systems (SenSys 2009, Demo Paper)*, Berkeley (California), Novembre 2009.
- [IC.91] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Distributed Localization, Tracking, and Automatic Personal Identification: A Solution based on a Wireless Biometric Badge". *4th ACM Int. Workshop on Wireless Network Testbeds, Experimental Evaluation and Characterization (Demo Paper)*, Pechino, Settembre 2009. (*)
- [IC.92] Con C. Rinaldi, F. Graziosi. “RF Sounding: listening the cellphone”, *7th International Symposium on Computer Music Modeling and Retrieval (Demo Paper)*. Malaga (Spagna), Giugno 2010. (*)
- [IC.93] Con C. Rinaldi, R. Alesii, F. Graziosi. “RF Sounding”. *8th ACM Conference on Embedded Networked Sensor Systems (Demo Paper)*. Zurigo, Novembre 2010.
- [IC.94] Con S. Tennina, F. Graziosi, M. Di Renzo, R. Alesii, F. Santucci. "Automatic Personal Identification System for Security in Critical Services - A Case Study”, *9th ACM Conf. on Embedded Networked Sensor Systems (SenSys 2011, Demo Paper)*, Seattle, Novembre 2011.
- [IC.95] Con S. Marchesani, F. Santucci, M. Pugliese. “A Cryptographic Scheme for Real-World Wireless Sensor Networks Applications”. *ACM/IEEE 4th International Conference on Cyber-Physical Systems (Demo Paper)*, Philadelphia, Aprile 2013.
- [IC.96] Con D. Cassioli, A. Di Marco, C. Rinaldi, S. Pace, F. Gallo. “VISION: Video-oriented UWB-based Intelligent Ubiquitous Sensing - Demo of the Video-oriented Intelligent Sensing”. *International Conference on Sensor Networks*, Febbraio 2015.
- [IC.97] Con G. Valente, V. Muttillio, F. Federici, M. Faccio. “4-LOOP: 4-core Leon3 with Linux operating system, OpenMP library and hardware profiling system”. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, Marzo 2015.
- [IC.98] Con F. Federici, G. Valente, V. Muttillio, A. Moro. “WHICH: Watch over Heterogeneous Multicore ICs to Diagnose Harmful Stalls”. *IEEE 1st International Forum on Research and*

Technologies for Society and Industry Leveraging a better tomorrow (RTSI) - Exhibition, Settembre 2015. ()*

- [IC.99] Con G. Valente, V. Muttillio, A. Bufalino, M. Faccio, F. Federici. "A-LOOP - AMP system: 2-cores ARM Cortex A9/Linux OS and 4-cores Leon3/Linux OS, OpenMP library and Hardware Profiling system. *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2016.
- [IC.100] Con G. Valente, A. Bufalino, V. Muttillio, M. Faccio, F. Federici. "AIPHS: Adaptive Profiling Hardware Sub-system". *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2016.
- [IC.101] Con M. Santic, W. Tiberti, C. Centofanti, L. Di Giuseppe. "LabSmiling: a framework, composed of a remotely accessible testbed and related SW tools, for analysis and design of low data-rate wireless personal area networks based on IEEE 802.15.4". *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2017.
- [IC.102] Con G. Valente, V. Muttillio, E. Incerto, D. Di Pompeo, L. Ciambrone. "A System-Level Methodology for HW/SW Co-Design of Heterogeneous Parallel Dedicated Systems". *Conference on Design and Test Automation in Europe (DATE) – University Booth*, 2017. (*)
- [IC.103] Con G. Valente, M. Faccio, V. Muttillio. "F-OMP: A Feedback monitoring infrastructure for OpenMP on embedded systems". *Conference on Design and Automation (DAC) - University Booth*, 2017.

CONFERENZE NAZIONALI

- [NC.1] Con F. Graziosi, C. Rinaldi. "RF Sounding". *Congresso AICA*. L'Aquila, Ottobre 2010.
- [NC.2] Con F. Santucci, M. Pugliese. "A Comprehensive Cross-Layer Framework for Secure Monitoring Applications based on Wireless Sensor Networks". *Congresso AICA*. L'Aquila, Settembre/Ottobre 2010.
- [NC.3] Con F. Santucci, M. Pugliese. "Optimal Wireless Sensor Networks Topologies for the support of Mobile Agent-based Monitoring and Alerting Applications". *Congresso AICA*. L'Aquila, Settembre/Ottobre 2010.

TESI

- [TH.1] "La qualità dei dispositivi Con proprietà di autodiagnosi: una metodologia di valutazione innovativa", Tesi di Laurea, Politecnico di Milano - DEI, Milano 1998.
- [TH.2] "Co-Simulazione HW/SW a livello di sistema", Tesi di Master, XI^o Master IT, Centro CEFRIEL, Milano 1999.
- [TH.3] "System-Level Co-Design of Heterogeneous Multiprocessor Embedded Systems", Tesi di Dottorato, Politecnico di Milano – DEI, Milano 2002.

ALTRO

- [RP.1] "An overview of parallel-embedded architectures for real-time applications", *Rapporto Interno No. 2000.25*, Politecnico di Milano – DEI, Milano 2000.
- [RP.2] "System Level Concurrent Error Detection", *Rapporto Interno No. 2001.62*, Politecnico di Milano – DEI, Milano 2001.
- [RP.3] Con W. Fornaciari. "SystemC+: Generic Class Library User Guide", *IST Project N. 1999-11476 - Odette*, <http://odette.offis.de/>.
- [RP.4] Con P. Di Felice, "Integration of spatial data types and operators into relational DBMSs: a survey", *Rapporto Interno R.06-84*, Università dell'Aquila-DIEI, 2006.
- [RP.5] Con P. Di Felice, Carlo Brandolese, Daniele Scarpazza, "Parsing SystemC: an open-source, easy to extend parser", *Rapporto Interno R.06-85*, Università dell'Aquila, 2006.

RICONOSCIMENTI

- [AW.1] La *Generic Class Library* [RP.3] sviluppata nell'ambito del progetto ODETTE [EP.11] è stata inserita dall'OSCI (*Open SystemC Initiative*) nell'area pubblica del *Synthesis Working Group* (SWG-2003).
- [AW.2] L'idea progettuale "La Casa Attiva", alla quale ho contribuito come membro del gruppo proponente, è risultata vincitrice alla *Business Plan Competition* dell'Università dell'Aquila (II^a edizione - 2012).

[AW.3] Il progetto Artemis PRESTO [EP.9], di cui sono stato responsabile tecnico-scientifico per il DEWS e coordinatore del cluster nazionale, è stato insignito dell'*Artemis Recognition Certificate 2015*.

[AW.4] L'articolo [IC.73] è stato insignito del titolo *Best Paper Award*.